

PTO/SB/21 (08-00)

Approved for use through 10/31/2002. OMB 0651-0031

U.S. Patent and Trademark Office: U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

TRANSMITTAL FORM <i>(to be used for all correspondence after initial filing)</i>	Applicati n Number	10/605,193	
	Filing Date	09/14/2003	
	First Named Inventor	William Mar	
	Group Art Unit		
	Examiner Name		
Total Number of Pages in This Submission	3	Attorney Docket Number	VIAP0063USA

ENCLOSURES (check all that apply)		
<input checked="" type="checkbox"/> Fee Transmittal Form	<input type="checkbox"/> Assignment Papers (for an Application)	<input type="checkbox"/> After Allowance Communication to Group
<input type="checkbox"/> Fee Attached	<input type="checkbox"/> Drawing(s)	<input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences
<input type="checkbox"/> Amendment / Reply	<input type="checkbox"/> Licensing-related Papers	<input type="checkbox"/> Appeal Communication to Group (Appeal Notice, Brief, Reply Brief)
<input type="checkbox"/> After Final	<input type="checkbox"/> Petition	<input type="checkbox"/> Proprietary Information
<input type="checkbox"/> Affidavits/declaration(s)	<input type="checkbox"/> Petition to Convert to a Provisional Application	<input type="checkbox"/> Status Letter
<input type="checkbox"/> Extension of Time Request	<input type="checkbox"/> Power of Attorney, Revocation Change of Correspondence Address	<input type="checkbox"/> Other Enclosure(s) (please identify below):
<input type="checkbox"/> Express Abandonment Request	<input type="checkbox"/> Terminal Disclaimer	
<input type="checkbox"/> Information Disclosure Statement	<input type="checkbox"/> Request for Refund	
<input checked="" type="checkbox"/> Certified Copy of Priority Document(s)	<input type="checkbox"/> CD, Number of CD(s) _____	
<input type="checkbox"/> Response to Missing Parts/ Incomplete Application	Remarks	
<input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT	
Firm or Individual name	Winston Hsu, Reg. No.: 41,526
Signature	<i>Winston Hsu</i>
Date	9/23/2003

CERTIFICATE OF MAILING		
I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Washington, DC 20231 on this date: 		
Typed or printed name		
Signature		Date

Burden Hour Statement: This form is estimated to take 0.2 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

PTO/SB/17 (01-03)
Approved for use through 04/30/2003. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

FEE TRANSMITTAL for FY 2003

Effective 01/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) 0.00

Complete if Known

Application Number	10/605,193
Filing Date	9/14/2003
First Named Inventor	William Mar
Examiner Name	
Art Unit	
Attorney Docket No.	VIAP0063USA

METHOD OF PAYMENT (check all that apply)

☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None

☒ Deposit Account:

Deposit Account Number: 50-0801
Deposit Account Name: North America International Patent Office

The Commissioner is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☒ Credit any overpayments
☒ Charge any additional fee(s) during the pendency of this application
☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.

FEE CALCULATION

1. BASIC FILING FEE

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1001 750	2001 375	Utility filing fee	
1002 330	2002 165	Design filing fee	
1003 520	2003 260	Plant filing fee	
1004 750	2004 375	Reissue filing fee	
1005 160	2005 80	Provisional filing fee	
SUBTOTAL (1)			(\$) 0.00

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

Total Claims: -20** = X =
Independent Claims: - 3** = X =
Multiple Dependent: =

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description
1202 18	2202 9	Claims in excess of 20
1201 84	2201 42	Independent claims in excess of 3
1203 280	2203 140	Multiple dependent claim, if not paid
1204 84	2204 42	** Reissue independent claims over original patent
1205 18	2205 9	** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$) 0.00

**or number previously paid, if greater; For Reissues, see above

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1051 130	2051 65	Surcharge - late filing fee or oath	
1052 50	2052 25	Surcharge - late provisional filing fee or cover sheet	
1053 130	1053 130	Non-English specification	
1812 2,520	1812 2,520	For filing a request for ex parte reexamination	
1804 920*	1804 920*	Requesting publication of SIR prior to Examiner action	
1805 1,840*	1805 1,840*	Requesting publication of SIR after Examiner action	
1251 110	2251 55	Extension for reply within first month	
1252 410	2252 205	Extension for reply within second month	
1253 930	2253 465	Extension for reply within third month	
1254 1,450	2254 725	Extension for reply within fourth month	
1255 1,970	2255 985	Extension for reply within fifth month	
1401 320	2401 160	Notice of Appeal	
1402 320	2402 160	Filing a brief in support of an appeal	
1403 280	2403 140	Request for oral hearing	
1451 1,510	1451 1,510	Petition to institute a public use proceeding	
1452 110	2452 55	Petition to revive - unavoidable	
1453 1,300	2453 650	Petition to revive - unintentional	
1501 1,300	2501 650	Utility issue fee (or reissue)	
1502 470	2502 235	Design issue fee	
1503 630	2503 315	Plant issue fee	
1460 130	1460 130	Petitions to the Commissioner	
1807 50	1807 50	Processing fee under 37 CFR 1.17(q)	
1806 180	1806 180	Submission of Information Disclosure Stmt	
8021 40	8021 40	Recording each patent assignment per property (times number of properties)	
1809 750	2809 375	Filing a submission after final rejection (37 CFR 1.129(a))	
1810 750	2810 375	For each additional invention to be examined (37 CFR 1.129(b))	
1801 750	2801 375	Request for Continued Examination (RCE)	
1802 900	1802 900	Request for expedited examination of a design application	

Other fee (specify) _____

*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$) 0.00

SUBMITTED BY

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	886289237350
Signature				Date	9/23/2003

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, Washington, DC 20231.

If you need assistance in completing the form, call 1-800-PTO-9199 (1-800-786-9199) and select option 2.



PTO/SB/02B (11-00)
Approved for use through 10/31/2002. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
091122918	TaiwanR.O.C	10/03/2002	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 10 月 03 日
Application Date

申請案號：091122918
Application No.

申請人：威盛電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 3 月 25 日
Issue Date

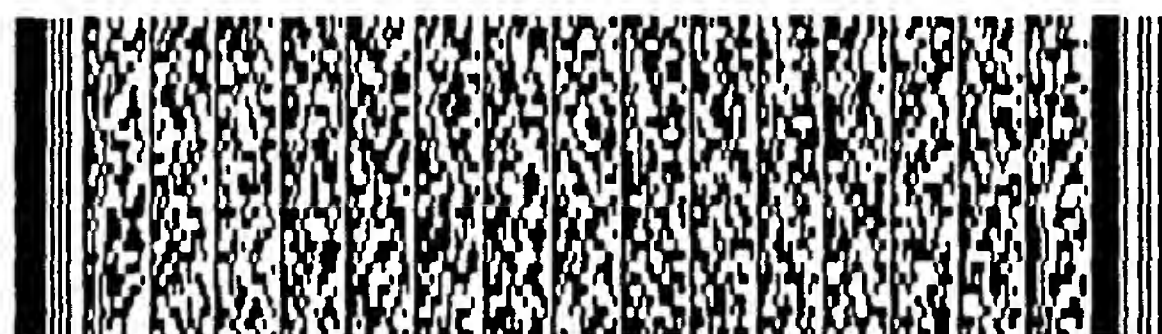
發文字號：09220292070
Serial No.

申請日期：	案號：
類別：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	以擾頻方式修正相位鎖定估計頻率之鎖相裝置及方法
	英 文	Method And Related Apparatus For Locking Phase With Estimated Rate Modified By Rate Dithering
二、 發明人	姓 名 (中文)	1. 馬清文 2. 文治中
	姓 名 (英文)	1. Mar, William 2. Wen, Luke
	國 籍	1. 中華民國 2. 中華民國
	住、居所	1. 台北縣新店市中正路五三三號八樓 2. 台北縣新店市中正路五三三號八樓
三、 申請人	姓 名 (名稱) (中文)	1. 威盛電子股份有限公司
	姓 名 (名稱) (英文)	1. VIA TECHNOLOGIES, INC.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 台北縣新店市中正路535號8樓
	代表人 姓 名 (中文)	1. 王雪紅
	代表人 姓 名 (英文)	1. Wang, Hsueh-Hung

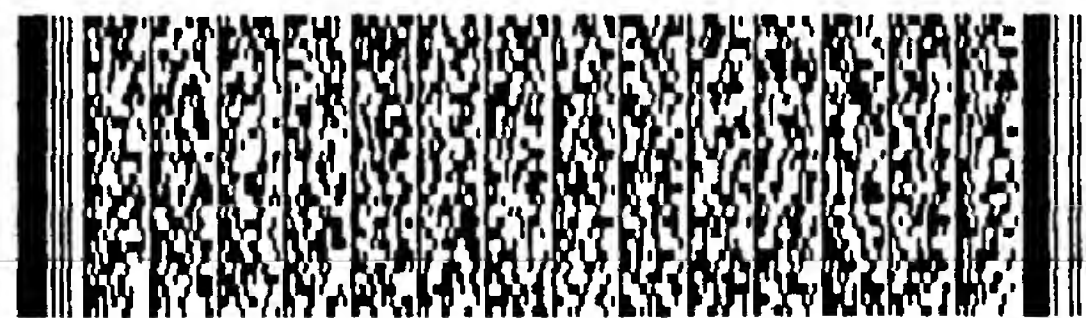


四、中文發明摘要 (發明之名稱：以擾頻方式修正相位鎖定估計頻率之鎖相裝置及方法)

本發明提供一種鎖相方法及相關電路，以根據一輸入訊號產生一同步之時脈。該方法包含有：根據該輸入訊號中資料變化的情形產生一頻率估計值，進行一擾頻步驟來將該頻率估計值乘以一預設比率以更新該頻率估計值，並根據該更新後的頻率估計值調整該時脈的頻率。其中每次進行擾頻步驟時，該預設比率會依一預設法則改變，以在不同的擾頻步驟中使用不同的預設比率來更新頻率估計值。

英文發明摘要 (發明之名稱：Method And Related Apparatus For Locking Phase With Estimated Rate Modified By Rate Dithering)

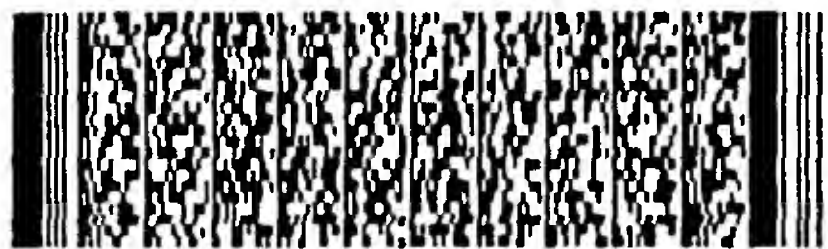
A method and related apparatus for providing a clock synchronized with an input signal. The method includes: generating an estimated rate according to transitions in the input signal, processing a dithering step for updating the estimated rate by multiplying it with a predetermined ratio, and adjusting the frequency of the clock according to the updated estimated rate. Wherein the predetermined ratios used in repeated dithering steps are modified according to



四、中文發明摘要 (發明之名稱：以擾頻方式修正相位鎖定估計頻率之鎖相裝置及方法)

英文發明摘要 (發明之名稱：Method And Related Apparatus For Locking Phase With Estimated Rate Modified By Rate Dithering)

a predetermined rule such that the predetermined ratio is different when the dithering steps are repeated.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

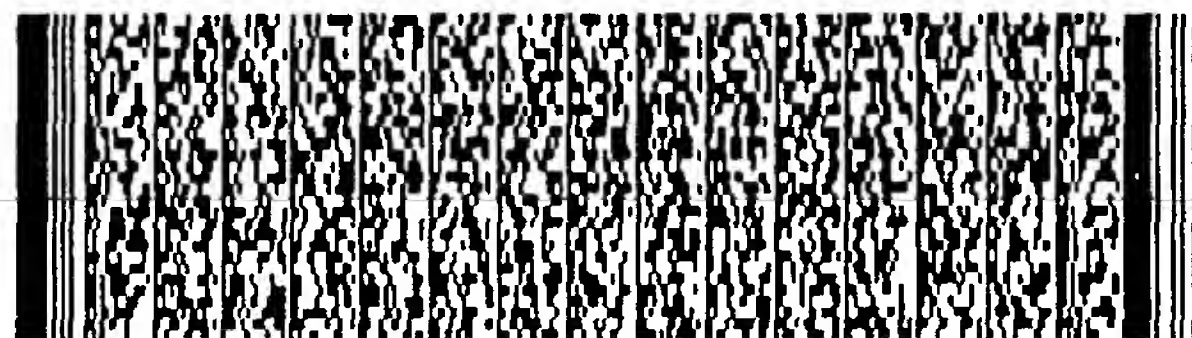
發明概述：

本發明係提供一種鎖相方法及相關裝置，尤指一種以擾頻方式產生之頻率估計值調整時脈頻率以加速鎖相過程之方法及相關裝置。

背景說明：

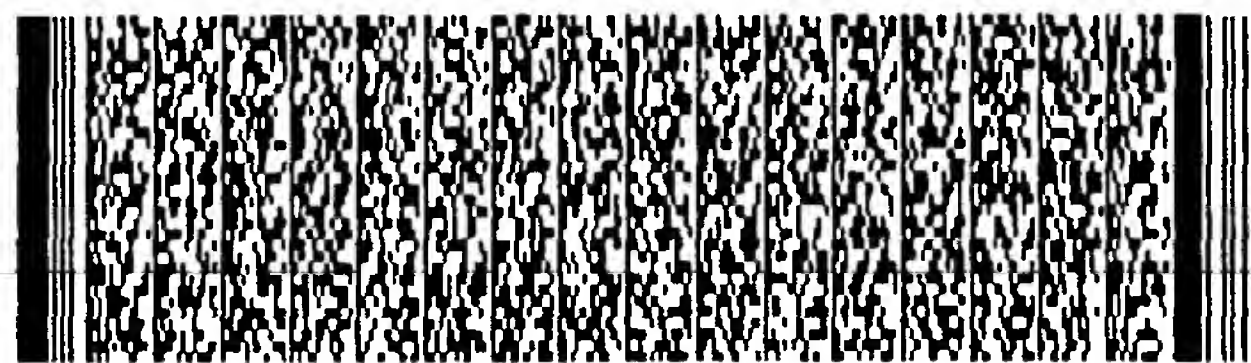
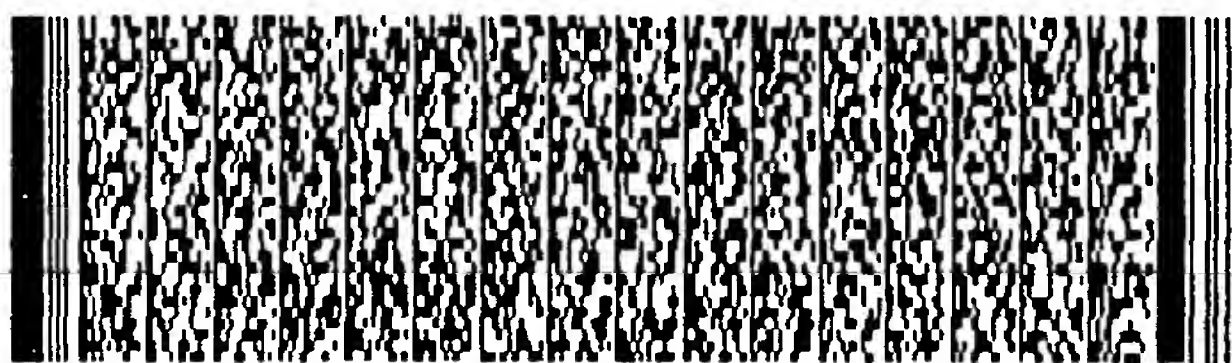
現代化資訊社會發展最重要的基礎之一，就是以電子形式的訊號來攜帶、傳輸以及儲存大量、高密度的數據、資料，使得資訊、知識的交流傳播更方便有效率。而各種用來處理電子訊號儲存、讀取與傳輸的電子電路，也成為資訊業界研發的重點。在許多用來處理電子訊號的電子電路中，用來使兩訊號鎖定同步的鎖相電路常是最重要的電路構築方塊之一。舉凡通訊系統、數位通訊系統以及硬碟機、光碟機中的資料讀取電路，都會使用鎖相電路來取還 (retrieve) 與資料同步的時脈 (也就是和資料速率 (Baud rate) 同步的時脈)，以便正確解讀出資料的內容。

請參考圖一。圖一為一習知鎖相電路 10 (尤其是數位鎖相電路) 的功能方塊示意圖。鎖相電路 10 具有一誤差檢測模組 14、一濾波模組 16、一震盪器 18、一監測電路 20、一開關電路 24 以及一估測模組 22；鎖相電路 10 若是數位式的鎖相電路，還可配合一類比/數位轉換電路 12 將類



五、發明說明 (2)

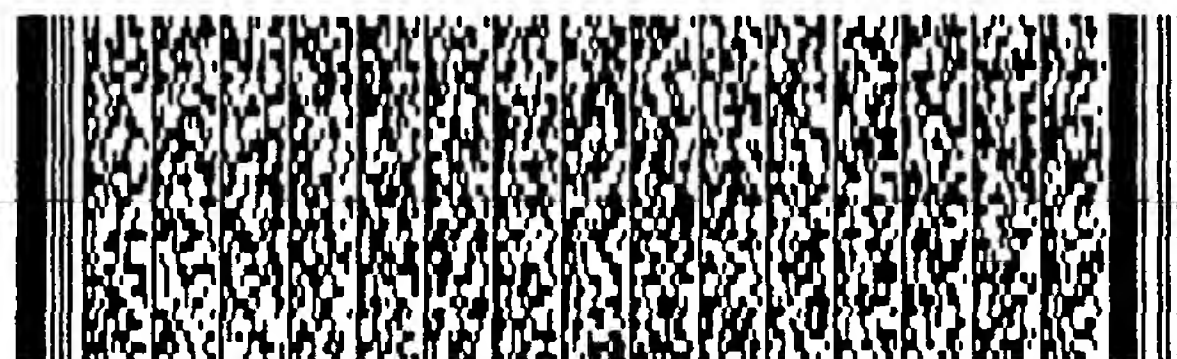
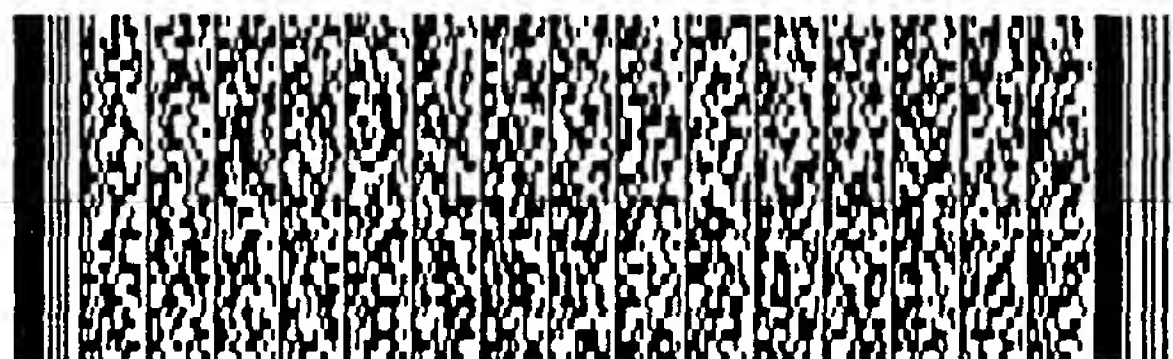
比的訊號轉換為數位的訊號以方便數位形式的資料處理。當鎖相電路 10 運用於通訊裝置或資料儲存裝置（像是硬碟機、光碟機）來取還與資料同步的時脈時，資料常常就是以類比的形式攜載於資料訊號 30A 而輸入至鎖相電路 10 中。舉例來說，資料訊號 30A 可以是無線通訊系統中經天線接收並解調後的訊號，或是由硬碟機、光碟機讀取頭由磁性、光學媒體（像是磁碟、磁帶或是光碟）讀取得來的訊號。轉換電路 12 可依據一取樣時脈 CK0 的觸發來對資料訊號 30A 取樣以形成數位形式的輸入訊號 30B，輸入至鎖相電路 10 中。在鎖相電路 10 中，震盪器 18 可震盪出一時脈 30E，並受控改變時脈 30E 的週期與頻率。誤差檢測模組 14 中則可設有頻率偵測器 (frequency detector) 26A、相位偵測器 (phase detector) 26B，分別用來偵測時脈 30E 及輸入訊號 30B 間的頻率、相位間不同步所產生的差異，並將偵測的結果傳輸至濾波模組 16。濾波模組 16 可由電荷幫浦 (charge pump) 以及低通濾波器 (Low-pass filter) 共同形成，目的是將誤差檢測模組 14 傳來的偵測結果轉變為能用來控制震盪器 18 震盪週期的頻率調整值 30C。結合誤差檢測模組 14、濾波模組 16 以及震盪器 18，就形成一鎖相回路。另一方面，輸入訊號 30B 也會傳輸至估測模組 22，讓估測模組 22 能根據輸入訊號 30B 中資料變化的情形產生一頻率估計值 30D；頻率估計值 30D 也能用來控制震盪器 18 之時脈 30E 的震盪週期，其目的是要提供鎖相回路鎖相過程的初始值。要以數位的輸入訊號 30B 來產生初始值，估測



五、發明說明 (3)

模組 22 中可設有零越偵測器 (zero-crossing detector) 28A、取樣計數器 (sample counter) 28B 以及計算電路 28C。而鎖相電路 10 中的監測電路 20 則用來根據誤差檢測模組 14 檢測的結果來控制開關電路 24，以選擇是要以濾波模組 16 的頻率調整值 30C 來控制震盪器 18，或是以估測模組 22 的頻率估計值 30D 來控制震盪器 18。

至於習知鎖相電路 10 運作的原理，請繼續參考圖二（及圖一）。圖二為鎖相電路 10 運作的過程中，各相關訊號的波形及鎖相過程的時序圖；圖二之橫軸即為時間。圖一中由上至下，分別是一資料時脈 CKd、資料訊號 30A 以及輸入訊號 30B 的波形時序圖，各波形的縱軸為波形振幅；接下來的曲線 32 則是頻率估計值 30D 隨時間變化的情形（縱軸代表頻率估計值的大小），曲線 34 則是鎖相電路 10 鎖相過程中時脈 30E 之頻率隨時間變化的情形（縱軸代表頻率的大小）；也就是震盪器 18 震盪頻率隨時間變化的情形。如資料訊號 30A 所示，配合資料時脈 CKd，資料訊號 30A 中攜載有複數筆資料，每筆資料就對應於資料時脈 CKd 的一個週期 T_d ；換句話說，資料時脈 CKd 的頻率就對應於資料訊號 30A 中資料的鮑率 (Baud rate)。舉例來說，在圖二中的時段 T_0 ，資料訊號 30A 有延續三個資料週期 T_d 的高位準，可代表三筆連續的數位資料「1」。時段 T_1 則有延續兩個資料週期 T_d 的低位準，可視為兩筆連續的數位資料「0」。由上述說明可知，資料訊號 30A 中的資料要配合資

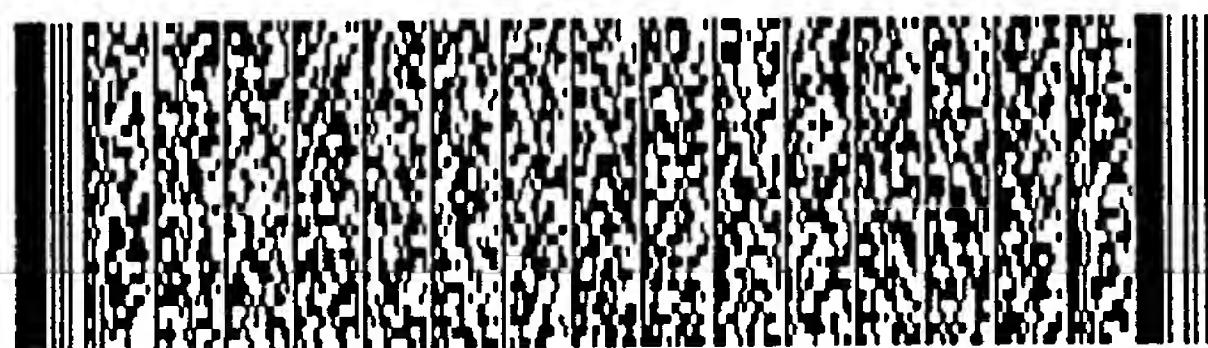


五、發明說明 (4)

料時脈 CKd 才能正確解讀；若是沒有資料時脈 CKd 供參考，資料訊號 30A 中的資料可能被錯誤地解讀。舉例來說，沒有資料時脈 CKd 可供參考時，就不能分辨出來時段 T0 中到底是有一筆、兩筆或三筆還是更多筆的數位資料「1」了。

不過，在現代的電路應用中，通常都僅會傳輸資料訊號 30A 本身，並不會傳輸資料時脈 CKd；換句話說，在解讀資料訊號 30A 時，並沒有資料時脈 CKd 可供參考。而鎖相電路 10 就是要在這樣的情形下，僅根據資料訊號 30A 來取還 (retrieve) 與資料訊號 30A 中各筆資料同步的資料時脈，以便解讀資料訊號 30A 中的每筆資料。而震盪器 18 所產生的時脈 30E，在鎖相穩定後，就可用來當作是資料訊號 30A 的資料時脈。若要以數位式的鎖相電路 10 來取還資料訊號 30A 的對應資料時脈，可先經由一類比 / 數位轉換電路 12 配合一取樣時脈 CK0 之觸發來將資料訊號 30A 取樣為數位形式的輸入訊號 30B。如圖二中所示，輸入訊號 30B 中各取樣點之間的間隔時間，就是取樣時脈 CK0 的取樣週期 T_s 。取樣後得到的輸入訊號 30B 一方面會輸入至鎖相回路中，一方面則會輸入至估測模組 22 中。

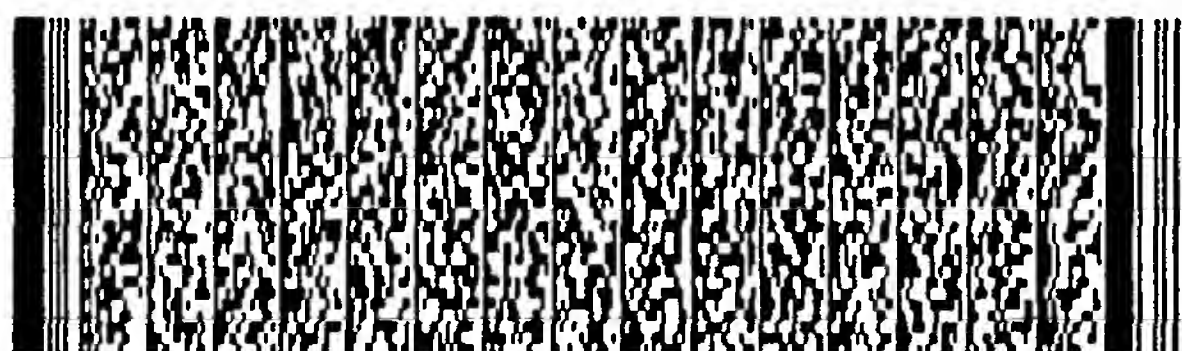
為了方便資料時脈的取還，資料訊號 30A 中的資料都經過特殊的編碼，使得資料訊號 30A 中各筆資料綜合以後具有特定的統計性質。舉例來說，記錄於光碟片上的資料



五、發明說明 (5)

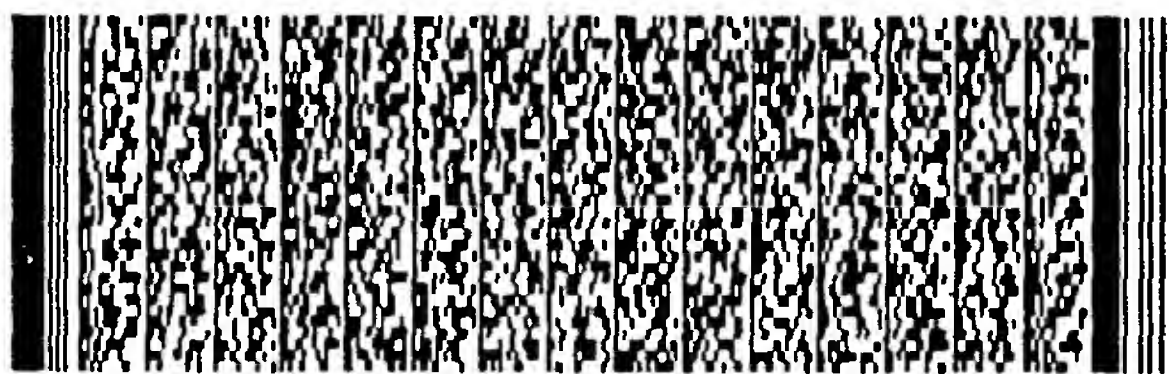
會經過特定的編碼，使得光碟片上的資料被讀出為資料訊號 30A 後，每 1024 筆數位資料中（也就是 1024 個資料時脈之週期中）平均會有 216 個資料轉換 (transition)，每個資料轉換就是由數位「1」變為數位「0」，或是由數位「0」變為數位「1」。對應地，由資料訊號 30A 取樣而得之輸入訊號 30B，在其高低位準間可定義出一個零位準（如圖二中標出的位準 L0）；資料轉換反映在輸入訊號 30B 中，就變成了訊號的零越 (zero-crossing，即穿越位準 L0)。舉例來說，在圖二中的時點 t3、t4 及 t5 附近，就分別有三個零越發生，對應於三個資料轉換。在時點 t3，輸入訊號 30B 由前一取樣值的低位準而穿越位準 L0 達到高位準；在時點 t4，輸入訊號 30B 則由前一取樣值的高位準穿越位準 L0 而變為低位準。利用資料訊號 30A、輸入訊號 30B 中資料所具有的特定統計性質，估測模組 22 就能估計出資料時脈的週期。舉例來說，估測模組 22 可計算輸入訊號 30B 中有幾個零越發生，由於統計上每 1024 筆資料就有 216 個零越，估測模組 22 累算至 216 個零越所需要的時間，應該就相當於 1024 個資料時脈的週期。根據這樣的原理，估測模組 22 就能估計出資料時脈的頻率，並產生出對應的頻率估測值 30D。

估測模組 22 要實現上述的頻率估測，可經由零越偵測器 28A 累計零越發生的數目，取樣計數器 28B 可由取樣時脈 CK0 的觸發來計算零越累計期間總共經過了多少個取樣週



五、發明說明 (6)

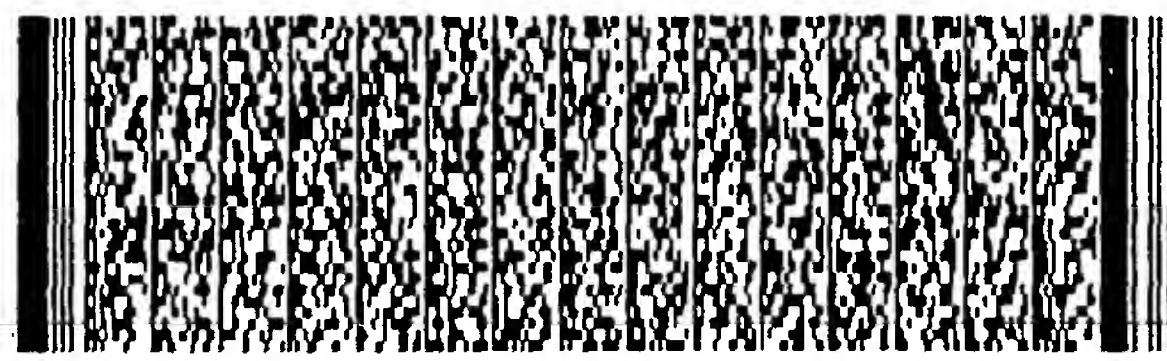
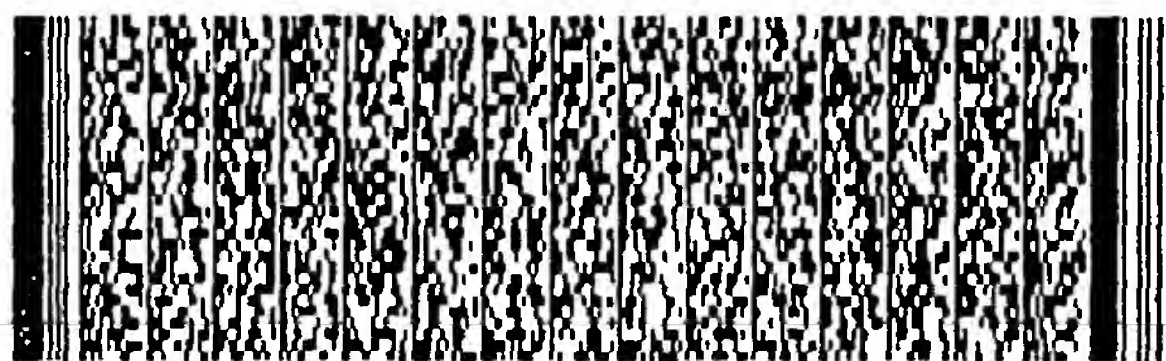
期 T_s (也就是累計取樣了多少個取樣值) ; 最後計算電路 28C 可經由取樣計數器 28B 來計算出能用來控制震盪器 18 的頻率估測值。延續前述的例子, 假設資料編碼使得資料訊號 30A、輸入訊號 30B 中平均每 1024 筆資料中有 216 個零越; 則當零越偵測器 28A 開始累計輸入訊號 30B 中零越的數目時, 也會同時觸發取樣計數器 28B 開始累記取樣點的數目。由於取樣週期 T_s 的長短固定, 計算取樣點的數目 (也就是計數經過了幾個取樣週期), 就能知道經過的時間總長。當零越偵測器 28A 累計至 216 個零越時, 取樣計數器 28B 也會停止累計取樣點的數目。計算電路 28C 可以用一位暫存器來實現除法的功能, 將取樣點的個數除以 1024, 這樣計算出來的結果就代表了一筆資料中平均包含有幾個取樣週期 (或稱之為 OSR, Over Sampling Rate)。由於取樣週期 T_s 的時間長短已知, 上述計算的結果可代表一筆資料會延續多長的時間, 換句話說, 也就是資料時脈的週期 T_d 有多長; 等效上, 也就可得到資料時脈頻率的估計值, 也就是頻率估計值 30B。在實做時, 估測模組 22 可每隔一段時間就開始累計零越之數目以陸續得到一系列的頻率估計值。舉例來說, 如圖二中代表頻率估計值 30D 之曲線 32 所示, 估測模組 22 可在時點 t_0 、 t_1 、 t_2 開始由零累計零越的數目, 由時點 t_0 開始累計後, 假設到時點 t_3 時零越的數目累計至 216, 估測模組 22 就能根據時點 t_0 到時點 t_3 間輸入訊號 30B 取樣點的總數 (等效上就是時點 t_0 到 t_3 間經過的時間) 計算估計出一個頻率估計值 30D (其值為時



五、發明說明 (7)

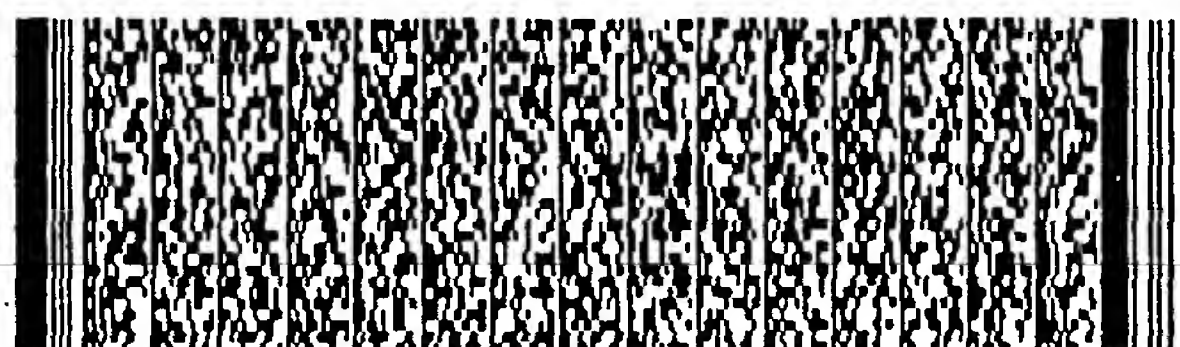
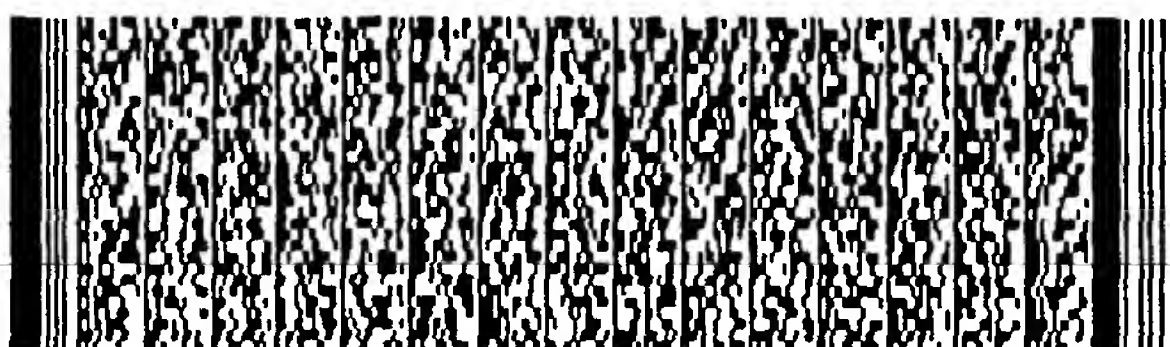
變率 (rate) r_3 ，如圖二中所標示)。同理，若由時點 t_1 開始累計後，到時點 t_4 時累計得 216 個零越，則估測模組 22 也能在時點 t_4 產生另一個頻率估計值 30D (即時變率 r_4)。以此類推，估測模組 22 就能在時點 t_3 、 t_4 、 t_5 、 t_6 陸續產生一系列的頻率估計值 30D (即時變率 r_3 到 r_5 等等)。

不過，由於「1024 筆資料中有 216 個零越」這個特性是一統計上之巨觀性質，理論上要觀察無限長輸入訊號 30B 所組成的資料序列，才能統計出平均每 1024 筆資料中有 216 個零越。若僅取輸入訊號 30B 中一段有限長時間來估計平均要經過幾筆資料才能累計出 216 個零越，則得出的結果可能是 1022、1023，或是 1025、1026 等等的以 1024 為中心分佈之隨機值。連帶地，估測模組 22 在不同時段產生的頻率估計值 30D，也都會形成亂數的隨機分佈，就如圖二中代表頻率估計值 30D 時變情形之曲線 32 所示。由於計算出不同頻率估計值 30D 的時段會重疊，不同時間得出的頻率估計值 30D 雖為隨機變數，但彼此之間會有相當的關連 (correlation)。舉例來說，時點 t_3 的頻率估計值是根據輸入訊號 30B 在時點 t_0 到 t_3 間的統計特性而求得，而時點 t_4 的頻率估計值則是根據時點 t_1 至 t_4 間的情形，故時點 t_3 、 t_4 的頻率估計值皆與輸入訊號 30B 在時點 t_1 至 t_3 間的變化情形有關。換句話說，時點 t_3 、 t_4 的頻率估計值在統計上不會是完全獨立 (independent) 的。



五、發明說明 (8)

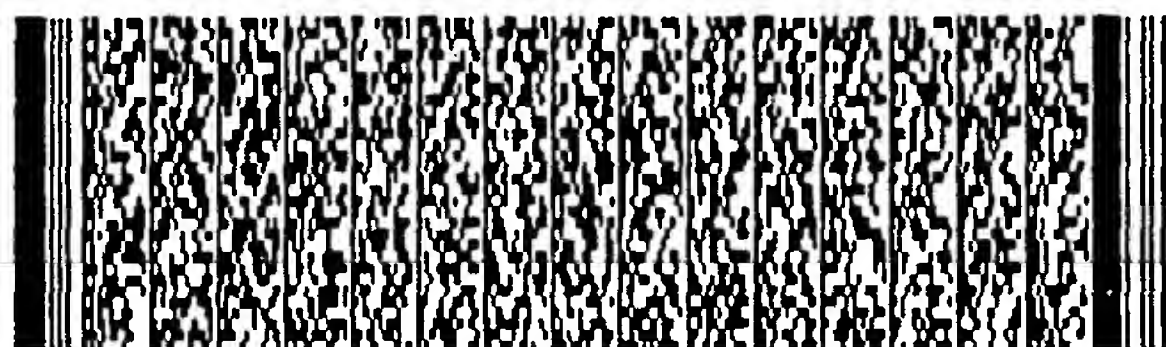
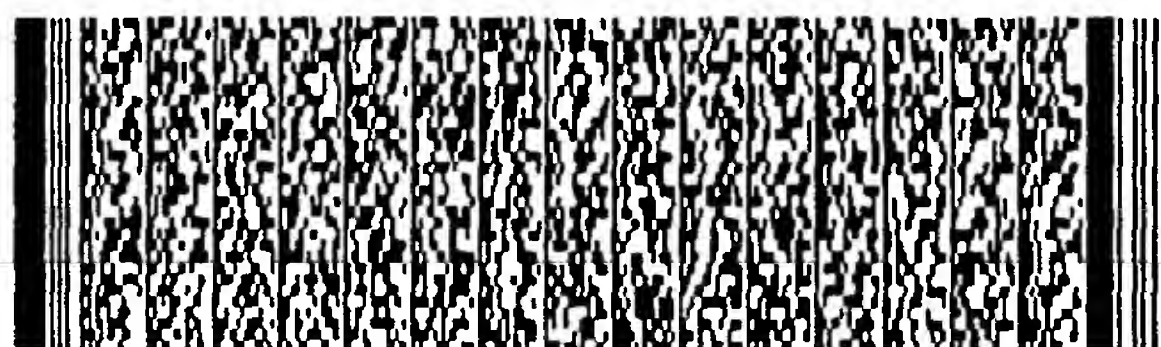
除了估測模組 22 產生的頻率估計值 30D 之外，誤差檢測模組 14、濾波模組 16 若通過開關電路 24 連接於震盪器 18，就能形成典型的回授鎖相回路，誤差檢測模組 14 在比較輸入訊號 30B 以及時脈 30E 後，可透過濾波模組 16（及開關電路 24 的連接）回授控制震盪器 18 來調整時脈 30E 的頻率（或相位），使時脈 30E 能在反覆的誤差檢測-頻率調整之回授過程中，逐漸與輸入訊號 30B 鎖定同步，最終使得時脈 30E 鎖定為輸入訊號 30B 的資料時脈（就如同資料時脈 CKd 一樣）。不過，上述鎖相回路僅能在時脈 30E 之頻率與輸入訊號 30B（資料訊號 30A）之正確頻率相差不多的情形下才能藉著回授調整來使時脈 30E 與輸入訊號 30B 同步；若兩者間的差異過大，鎖相回路就無法有效地將時脈 30E 鎖定與輸入訊號 30B 同步。所以，鎖相電路 10 中設有監測電路 20 來控制開關電路 24，以便讓震盪器 18 切換使用估測模組 22 的頻率估計值 30D 以及濾波模組 16 的頻率調整值 30C 來調整時脈 30E 的頻率。如圖二中代表時脈 30E 頻率時變情形的曲線 34 所示，其中頻率 f_c 代表輸入訊號 30B 對應資料時脈的頻率，而鎖相電路 10 的目的就是要使時脈 30E 的頻率鎖定至頻率 f_c 。以頻率 f_c 為中心，頻率 f_{b0} 、 f_{b1} 代表的是鎖相回路能有效鎖相的頻率範圍。換句話說，若時脈 30E 的頻率在頻率 f_{b0} 、 f_{b1} 之間，則鎖相回路能有效地藉由回授調整使時脈 30E 的頻率鎖定至頻率 f_c 。相反地，若時脈 30E 的頻率大於頻率 f_{b1} 或小於頻率 f_{b0} ，則鎖相回路就無



五、發明說明 (9)

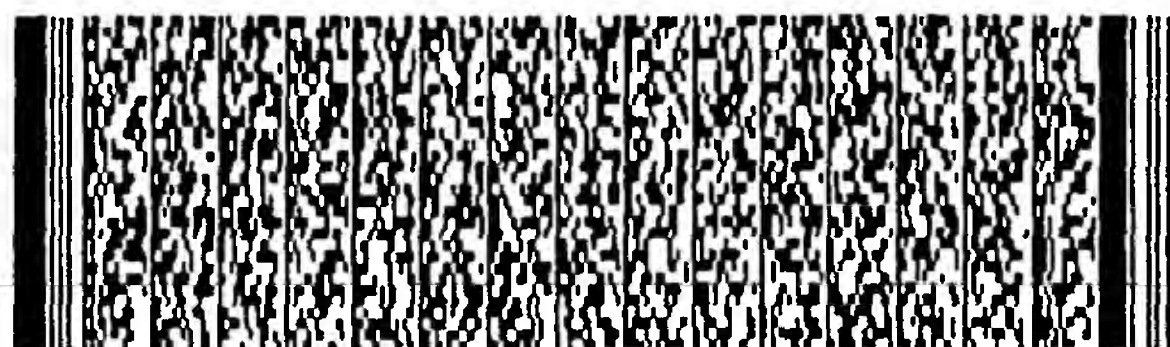
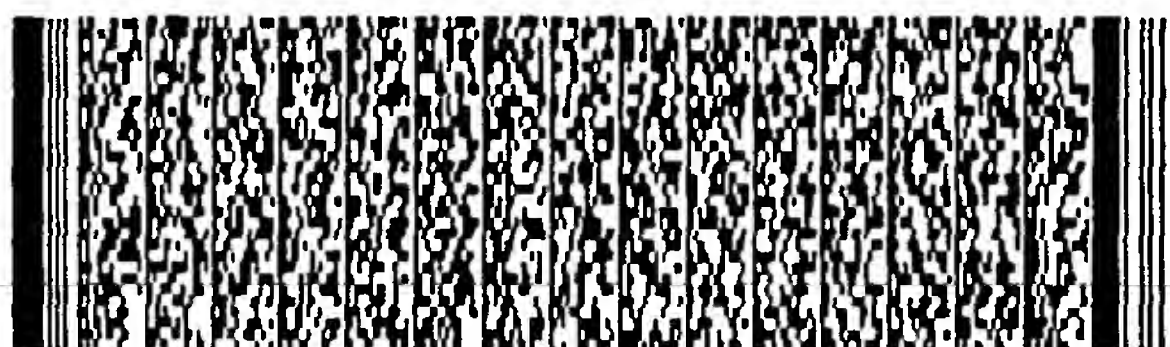
法有效地將時脈 30E 的頻率收斂鎖定至頻率 f_c 了。在這種情形下，就可利用估測模組 22 的頻率估計值 30D 來重新調整時脈 30E 的頻率。

綜合以上所述，鎖相電路 10 鎖相的過程可描述如下。當估測模組 22 尚在累計零越數目而未能提供新的頻率估計值 30D 時，監測電路 20 會控制開關電路 24 將震盪器 18 電連接於濾波模組 16，讓鎖相回路連接運作，以濾波模組 16 提供的頻率調整值 30C 來透過震盪器 18 回授控制時脈 30E 的頻率。當估測模組 22 累計零越之數目至一定值（譬如說是前文提到的 216）後，估測模組 22 就能產生出一個新的頻率估計值 30D。此時監測電路 20 則會根據誤差檢測模組 14 產生的比較結果來判斷時脈 30E 與輸入訊號 30B 間同步情形的相位及 / 或頻率誤差是否已經大於一預設值。若誤差已大於該預設值，代表此時時脈 30E 的頻率可能已經逸散到頻率 f_{b0} 及 f_{b1} 所定義的範圍之外，即使鎖相回路繼續運作，仍無法讓時脈 30E 與輸入訊號 30B 同步。在這種情況下，監測電路 20 會使開關電路 24 切換，讓震盪器 18 接受估測模組 22 所產生的頻率估計值 30D 並據此重新調整時脈 30E 的頻率。接下來監測電路 20 又會控制開關電路 24 切換，再度由鎖相回路來進行鎖相過程。相對地，若監測電路 20 由誤差檢測模組 14 提供的比較結果得知輸入訊號 30B 和時脈 30E 間同步情形的誤差已經小於預設值，代表時脈 30E 之頻率應該已經進入頻率 f_{b0} 、 f_{b1} 定義的範圍內，鎖相回路繼續運



五、發明說明 (10)

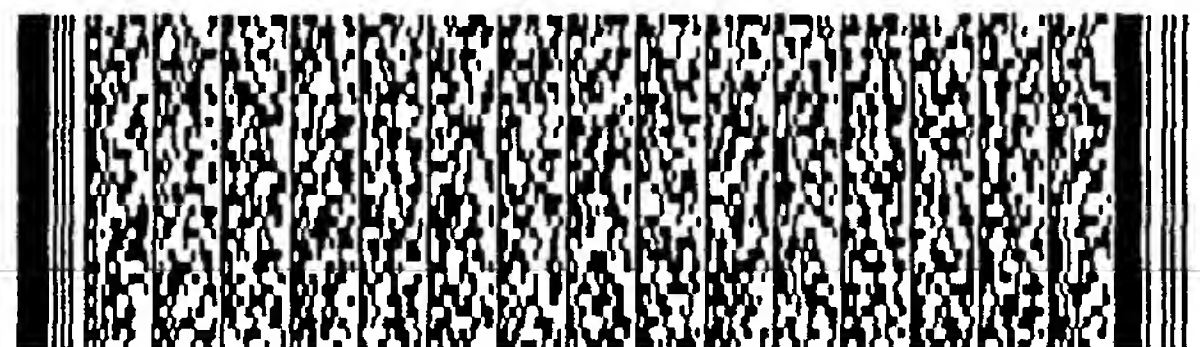
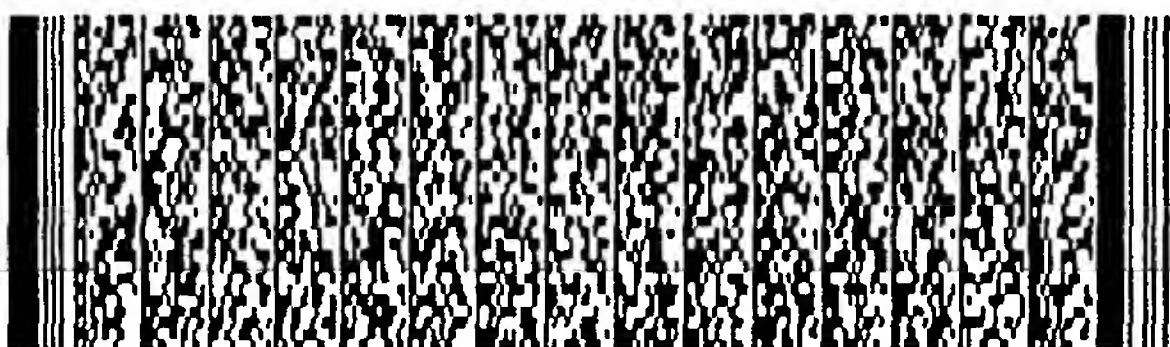
作就能將時脈 30E 鎖定與輸入訊號 30B 同步。此時監測電路 20 就不會將開關電路 24 切換，使得鎖相回路能持續連通運作，震盪器 18 也不必接受估測模組 22 提供的頻率估計值 30D 來重新調整時脈 30E 的頻率。舉例來說，如圖二中代表時脈 30E 頻率時變情形的曲線 34 所示，在時點 t_3 之前，時脈 30E 的頻率由鎖相回路來調整控制；到了時點 t_3 ，估測模組 22 產生一新的頻率估計值 30D (即時變率 r_3)，同時監測電路 20 會根據誤差檢測模組 14 提供的誤差資訊判斷時脈 30E 的頻率已經無法收斂鎖定至頻率 f_c (即正確頻率對應的頻率)。此時監測電路 20 就會切換開關電路 24，讓震盪器 18 接受頻率估計值 30D 的控制而將時脈 30E 的頻率調整為頻率 f_3 (即對應於時變率 r_3 的頻率)。而後開關電路 24 會再度切換，再度以鎖相回路來修正時脈 30E 的頻率。鎖相回路由時點 t_3 持續運作至時點 t_4 時，估測模組 22 又靠著累計零越數目而產生出一個新的頻率估計值 30D (即時變率 r_4)。監測模組 20 再度檢查時脈 30E 及輸入訊號 30B 兩者間同步情形的誤差；此時誤差還是過大，故監測電路 20 再度使開關電路 24 切換，讓震盪器 18 能根據時點 t_4 時之頻率估計值 30D 來將時脈 30E 的頻率重新調整為頻率 f_4 (即對應於時變率 r_4 的頻率)。調整後開關電路 24 再度使鎖相回路接手後續的鎖相過程。鎖相回路持續運作至時點 t_5 後，再度因同步誤差過大而再根據時點 t_5 之頻率估計值 30D (即時變率 r_5) 調整時脈 30E 的頻率為頻率 f_5 (即對應於時變率 r_5 的頻率)。由於頻率 f_5 已經落入頻率 f_{b0} 及 f_{b1} 定義的



五、發明說明 (11)

範圍內，鎖相回路後續的鎖相過程應可順利收斂而使時脈 30E 逐漸與輸入訊號 30B 同步。即使到了時點 t_6 估測模組 22 再度產生新的頻率估計值，監測電路 20 也會因時脈 30E 與輸入訊號 30B 間同步之誤差已經小於預設值而控制開關電路 24 不再切換，以便使鎖相回路持續運作，終使時脈 30E 鎖定與輸入訊號 30B 同步。

由上述描述可知，估測模組 22 產生的頻率估計值 30D 相當於鎖相回路運作時的初始值，若是頻率估計值 30D 對應之頻率能落入頻率 f_{b0} 、 f_{b1} 定義的範圍間，後續鎖相過程就能順利的將時脈 30E 鎖相同步。反之，若頻率估計值 30D 對應之頻率就落在頻率 f_{b0} 、 f_{b1} 定義的範圍之外，鎖相回路後續的鎖相過程就無法順利鎖相。因此，頻率估計值 30D 是否能落入頻率 f_{b0} 、 f_{b1} 定義出的有效鎖相頻率範圍，是鎖相電路 10 能否順利鎖相的關鍵之一。不過，就像前面討論過的，估測模組 22 所提供的頻率估計值 30D 其實是隨機的，而且此習知估測模組 22 於不同時間產生出來的頻率估計值 30D 還會有統計上的關連。換句話說，若輸入訊號 30B 在某一時段內的統計特性偏離整體巨觀的統計特性，則由該時段累計出來的多個頻率估計值 30D 都會偏離正確頻率對應之頻率，導致連續的數個頻率估計值 30D 都無法落入頻率 f_{b0} 、 f_{b1} 定義出的頻率範圍內。舉例來說，延續前面提到的例子，若輸入訊號 30D 整體巨觀的統計性質是在 1024 筆資料中有 216 個零越，但輸入訊號 30D 在某一



五、發明說明 (12)

段時間內，資料轉換較為頻繁，平均起來每 1000 筆資料中就有 216 個零越；則估測模組 22 利用這段時間估計出來的多個頻率估計值，都會高於正確頻率對應之頻率。這樣一來，即使監測電路 20 不斷利用這些頻率估計值來修正時脈 30E 的頻率，也無法在短時間內完成相位鎖定，也使得上述習知之鎖相過程要耗費較多的時間。

發明概述：

因此，本發明之主要目的在於提供一種以擾頻方式產生變異程度較大的一系列頻率估計值，使得這一系列頻率估計值能廣泛涵蓋鎖相回路有效鎖相之頻率範圍，使得鎖相過程能利用較少的頻率估計值就能完成，減少鎖相所需之時間，增加鎖相電路運作的效能。

在習知技術中所產生出來的一系列頻率估計值常會因為相互間的統計關連，而使得一連串的多個頻率估計值都無法落入鎖相回路有效運作之頻率範圍；即使鎖相過程中不斷利用這些頻率估計值來修正，也無法有效鎖定，使得鎖相過程拉長，鎖相電路運作的效能低落。

在本發明中，則在習知的鎖相架構下新增一擾頻步驟及相關電路，能產生變異程度較大的一系列頻率估計值，並增加這些頻率估計值涵蓋的範圍以包含鎖相回路有效鎖相的頻率範圍，使得本發明之鎖相電路能利用較少的頻率

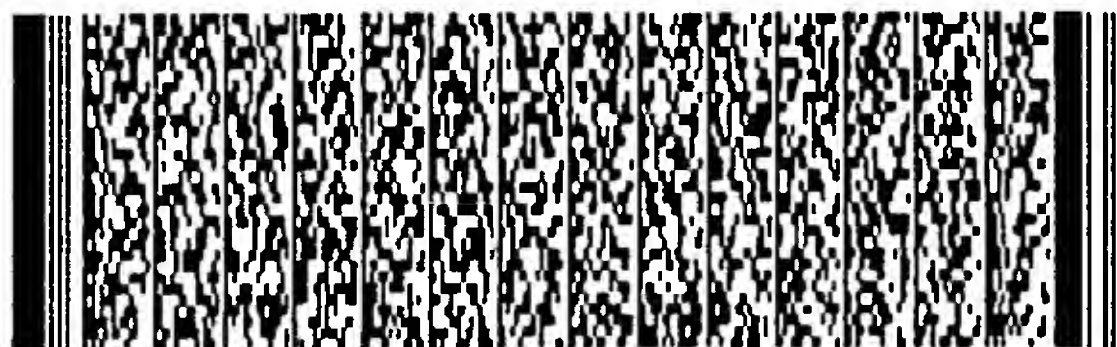


五、發明說明 (13)

估計值就完成鎖相，減少鎖相過程所需耗費的時間，增進鎖相電路運作的效率。

發明之詳細說明：

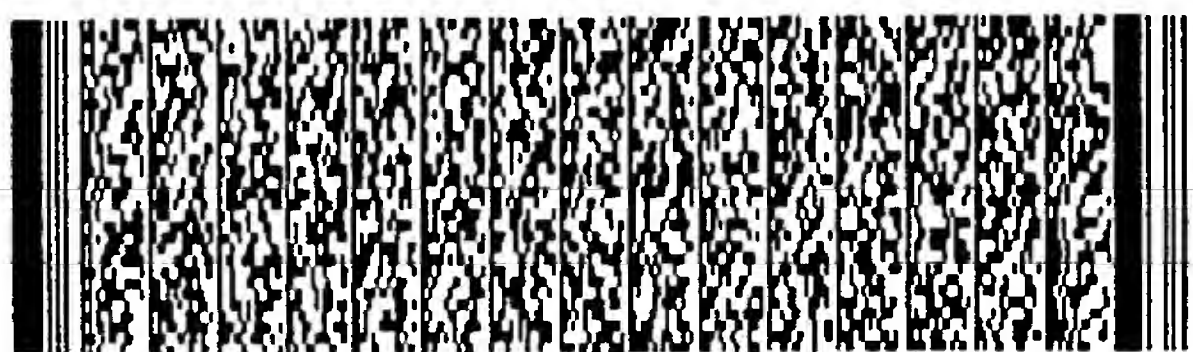
請參考圖三。圖三為本發明鎖相電路 50 一實施例之電路方塊的示意圖。鎖相電路 50 中設有一誤差檢測模組 54、一濾波模組 56、一震盪器 58、一監測電路 60、一估測模組 62、一開關電路 64 及一擾頻 (rate dithering) 模組 76。鎖相電路 50 可以是一數位式的鎖相電路，並配合一轉換電路 72 來將一類比形式的資料訊號 70A 轉換為輸入訊號 70B。類似於圖一中習知鎖相電路 50 的配置，震盪器 58 可受控震盪出特定頻率的時脈 70E。誤差檢測模組 54 中可設有頻率偵測器 66A 及相位偵測器 66B，以比較出時脈 70E 和輸入訊號 70B 間同步情形的頻率和相位差，並將比較所得的結果提供給濾波模組 56 及監測電路 60。濾波模組 56 可根據誤差檢測模組 54 傳來的比較結果，產生可控制震盪器 58 的頻率調整值 70C。監測電路 60 則可根據誤差檢測模組 54 提供的比較結果控制開關電路 64 切換。若開關電路 64 切換至濾波模組 56 而將頻率調整值 70C 傳輸至震盪器 58，誤差檢測模組 54、濾波模組 56 與震盪器 58 三者就結合為一鎖相回路，以回授控制的方式來調整時脈 70E 的頻率，使時脈 70E 得以和輸入訊號 70B 同步。



五、發明說明 (14)

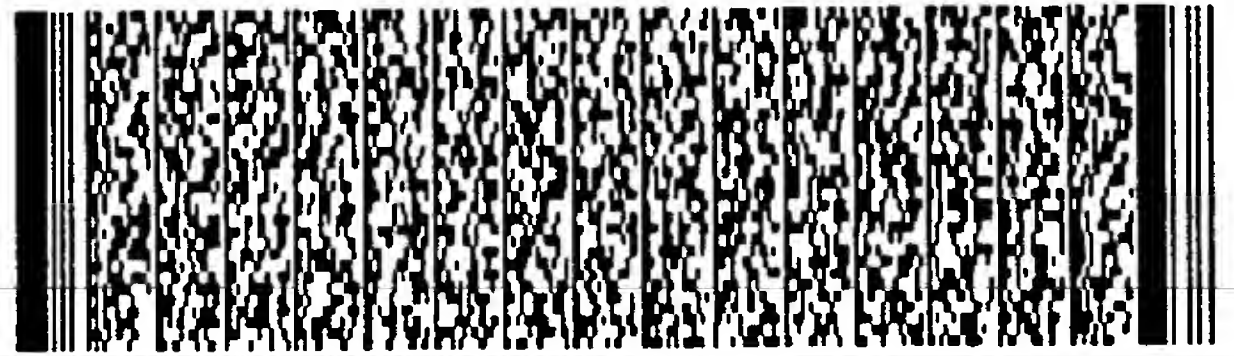
另外，類似於習知電路中配置，本發明中也設有估測模組 62，用來產生頻率估計值 70D；估測模組 62 中則可設有零越偵測器 68A、取樣計數器 68B 及計算電路 68C。類似於習知技術中頻率估計值 30D 的產生原理，本發明中也可利用輸入訊號 70B 中零越發生的數目及取樣點的數目來計算出頻率估計值 70D。本發明鎖相電路 50 與習知鎖相電路 10 最重要的不同處之一，就是本發明在用來產生頻率估計值 70D 的估測模組 62 之後，另設有一擾頻模組 76，用來根據頻率估計值 70D 產生更新後的頻率估計值 70F。監測電路 60 可根據誤差檢測模組 54 傳來的比較結果，判斷是否要切開開關電路 64，以利用擾頻模組 76 更新後的頻率估計值 70F 來修正時脈 70E 的頻率。

請繼續參考圖四。圖四為本發明中鎖相電路 50 運作時，各相關訊號的波形時序圖；圖四之橫軸為時間。類似於習知鎖相電路 10，鎖相電路 50 也是用來根據資料訊號 70A、輸入訊號 70B 來取還同步的時脈 70E，以便解讀資料訊號 70A、輸入訊號 70B 中的資料。圖四中由上而下排列的，分別就是一與資料訊號 70A 中各筆資料同步的資料時脈 CKd、資料訊號 70A 以及轉換電路 52 受一取樣時脈 CK1 之引發而取樣得到的輸入訊號 70B；各波形的縱軸即為波形振幅的大小。而估測模組 62 也可累計輸入訊號 70B 中零越及取樣點的數目來產生頻率估計值 70D；頻率估計值 70D 會傳至擾頻模組 76，由擾頻模組 76 將其更新為頻率估計值



五、發明說明 (15)

70F。如圖四中所示，圖四中的曲線 72 就代表在不同時間所產生的頻率估計值 70F（縱軸即為對應時變率的大小）。舉例來說，估測模組 62 可分別在時點 t_0 、 t_1 、 t_2 開始累計輸入訊號 70B 零越及取樣點的數目，並分別在時點 t_3 、 t_4 及 t_5 產生出頻率估計值 70D；而擾頻模組 76 則會根據這些頻率估計值產生出更新後的頻率估計值 70F，分別就是在時點 t_3 、 t_4 及 t_5 的時變率 R_3 、 R_4 及 R_5 。每當估測模組 62 產生一個頻率估計值 70D，監測模組 60 就會根據誤差檢測模組 54 比較時脈 70E 與輸入訊號 70B 同步情形所得之比較結果來判斷是否以頻率估計值 70F 來修正時脈 70E 的頻率。如圖四中代表時脈 70E 之頻率受控變化的曲線 74 所示（其縱軸為頻率），在擾頻模組 76 產生出頻率估計值 70F 的時點 t_3 ，時脈 70E 與輸入訊號 70B 間同步的誤差過大（大於一預設值），代表此時時脈 70E 的頻率未能進入鎖相回路有效鎖相的頻率範圍內（即由頻率 fb_0 、 fb_1 定義出的頻率範圍），監測電路 60 就會切換開關電路 64，讓震盪器 58 得以根據時點 t_3 的頻率估計值 70F 來將時脈 70E 的頻率修正為頻率 F_3 （即對應於時變率 R_3 的頻率）。然後開關電路 64 會再度切換而由鎖相回路回授調整時脈 70E 的頻率。到了時點 t_4 ，擾頻模組 76 再度根據估測模組 62 提供的頻率估計值 70D 而產生更新後的頻率估計值 70F，監測電路 60 也因為鎖相的誤差仍大（大於預設值）而再度讓震盪器 58 將時脈 70E 之頻率修正為頻率 F_4 （即對應於時變率 R_4 的頻率）；由於頻率 F_4 已經落入鎖相回路能有效鎖相的範圍內，即使



五、發明說明 (16)

在時點 t_5 擾頻模組 76 又再產生一更新後的頻率估計值 70F，監測電路 60 也會因為同步的誤差已經小於預設值而使開關電路 64 不再切換，由鎖相回路持續運作而將時脈 70E 的頻率鎖定至資料訊號 70A 頻率對應的頻率 f_c 。這樣一來，時脈 70E 也就能作為鎖相電路 50 取還的資料時脈了。

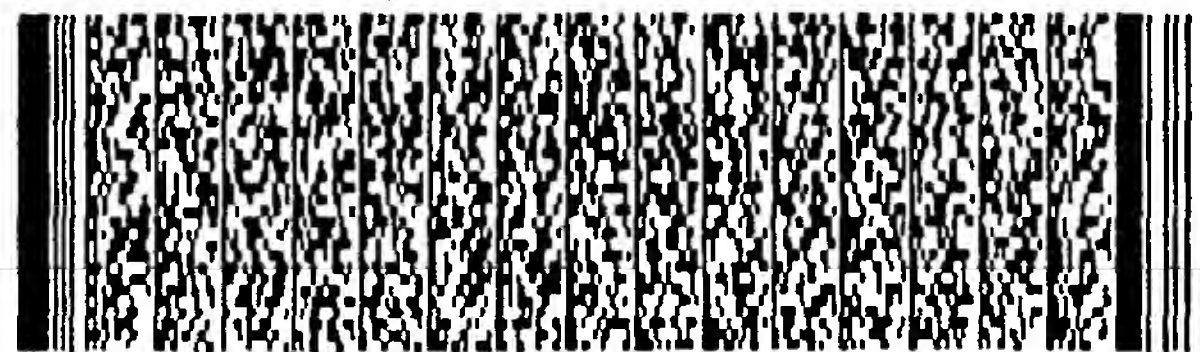
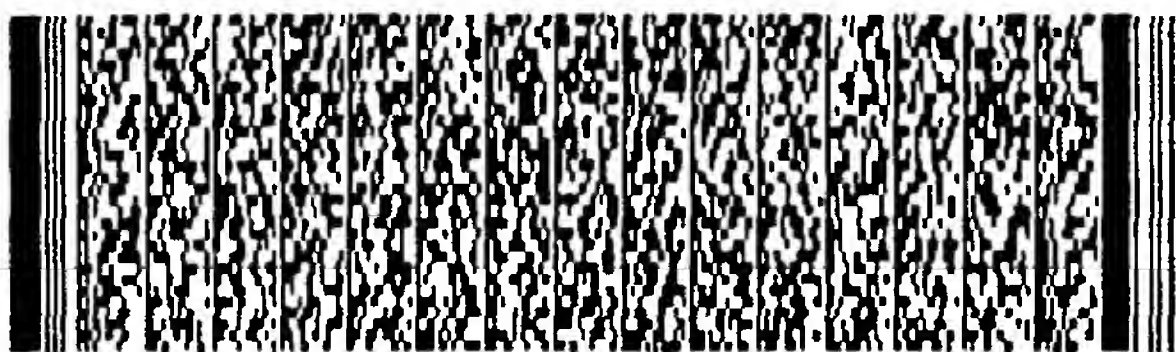
請參考圖五。圖五為本發明中擾頻模組 76 一實施例之示意圖。在本實施例中，擾頻模組 76 設有 5 個乘法器 78A 及一多工器 78B，乘法器 78A 分別用來將頻率估計值 70D 乘以 $-2/32$ 、 $-1/32$ 、 0 、 $1/32$ 及 $2/32$ 等等不同之預設倍率；多工器 78B 則由一控制足標 80 來控制，以便選擇一乘法器乘出的結果來和頻率估計值 70D 相加，以得到更新後的頻率估計值 70F。換句話說，藉由控制足標 80 的控制，頻率估計值 70F 可以是頻率估計值 70D 的 $(1-2/32)$ 、 $(1-1/32)$ 、 1 、 $(1+1/32)$ 及 $(1+2/32)$ 倍這五種不同的預設比率。

請參考圖六（並同時參考圖三至圖五）。圖六中所示的流程 100，即為本發明中估測模組 62 與擾頻模組 76 協同運作產生出頻率估計值 70F 之流程。流程 100 設有下列步驟：

步驟 102：開始。

步驟 104：設定初始值。估測模組 62 中的零越偵測器 68A 及取樣計數器 68B 中的計數器可先重置 (reset) 為零。

步驟 106：隨著輸入訊號 70B 隨時間變動而開始累計零越及



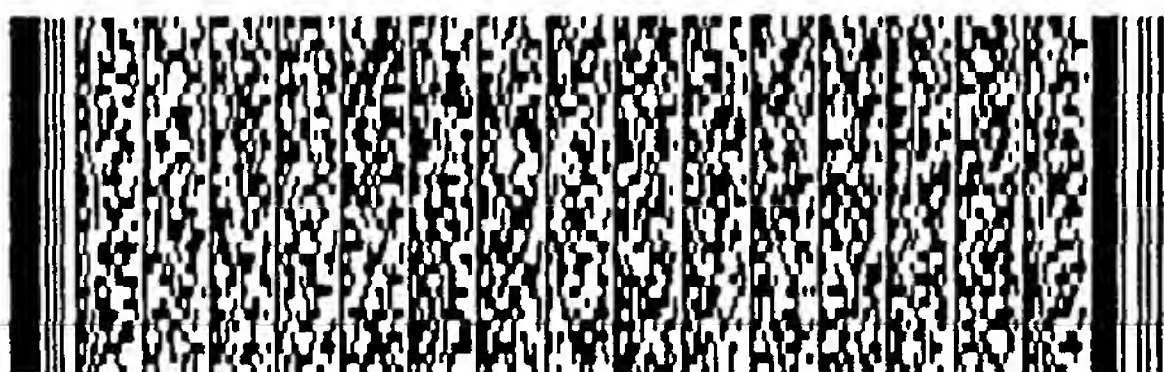
五、發明說明 (17)

取樣點的個數。零越偵測器 68A 可偵測零越的發生並累計發生的次數；取樣計數器 68B 則可根據取樣時脈 CK1 的觸發而累計取樣點的數目。舉例來說，在圖四中，輸入訊號 70B 在時點 t_3 至 t_5 間共有 19 個取樣點，3 個零越。

步驟 108：判斷是否滿足特定條件而中止計數並開始產生頻率估計值 70D。在本發明一實施例中，可按照零越的數目是否超過一預設數目來決定是否中止計數。延續前面討論過的例子，可利用「1024 筆資料中有 216 個零越」這個輸入訊號之統計特性來估計輸入訊號 70B 對應的飽率。在此種情形下，只要零越的個數累計增加到 216 個，就可中止計數。若不中止計數，則回到步驟 106 持續累進零越及取樣點的數目。若中止計數而要開始產生頻率估計值，就可進行至步驟 110。

步驟 110：由估測模組 62 計算頻率估計值 70D。運用的原理可沿用前面討論過習知技術之原理；在不妨礙本發明技術揭露的情形下，不再贅述。

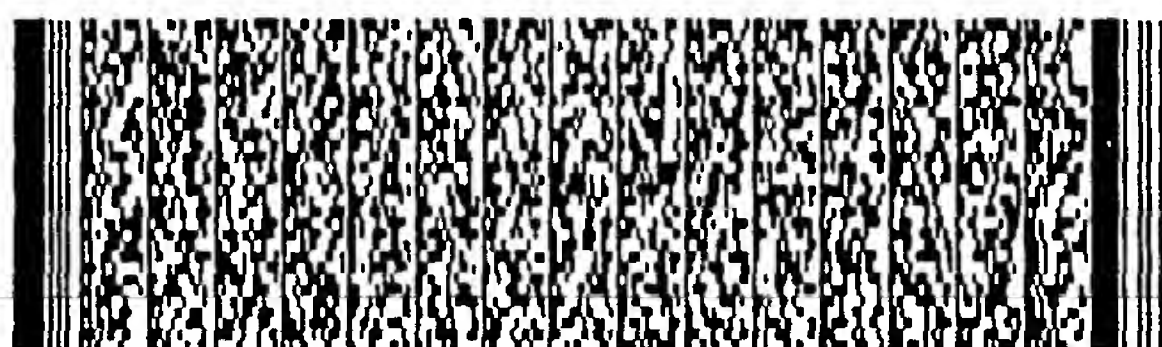
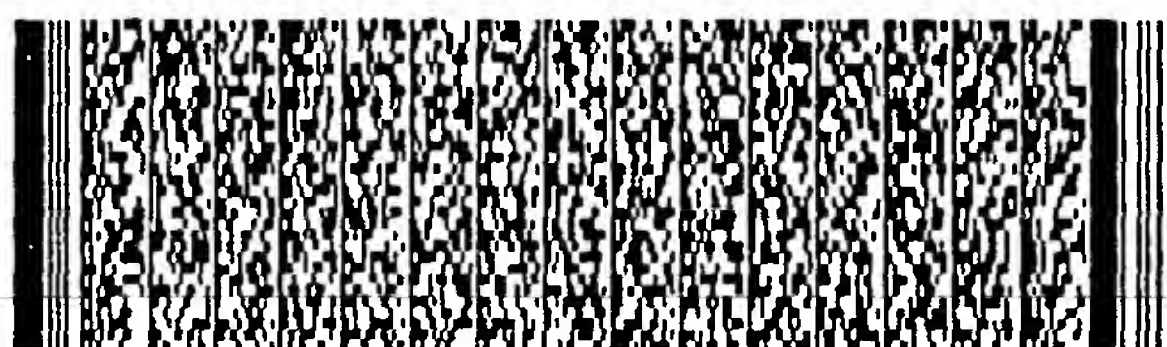
步驟 112：在擾頻模組 76 中設定多工器 78B 的控制足標 80 以進行擾頻。在本實施例中，控制足標 80 依序設定為 1 到 5，可分別控制多工器 78B 選擇倍率為 $-2/32$ 到 $2/32$ 之乘法器所乘出的結果來更新頻率估計值 70D（請參考圖五）。而每次進行至本步驟就將控制足標 80 依序更改一次。舉例來說，若第一次進行本步驟時控制足標 80 為 1，第二次進行本步驟時就將控制足標設為 2，以此類推。等到控制足標 80 變成 5 之後，下一次進行本步驟時再重複將控制足標 80



五、發明說明 (18)

設為 1。當進行本步驟時，在控制足標 80 為 1 時，擾頻模組 76 也會將估測模組 62 產生的頻率估計值 70D 儲存起來（譬如說是在一資料緩衝器中）；當控制足標 80 依序由 1 改變至 5 的過程中，擾頻模組 76 也會依據同一個頻率估計值 70D 來依序以五種不同的倍率來更新該頻率估計值 70D，進而產生出五種不同的更新後頻率估計值 70F。當控制足標 80 又重複由 1 開始時，擾頻模組 76 又可將此時的頻率估計值 70D 儲存起來，以產生後續的五個更新後之頻率估計值 70E。產生更新後的頻率估計值 70E 後，就可遞回至步驟 104 開始繼續產生後續的頻率估計值。

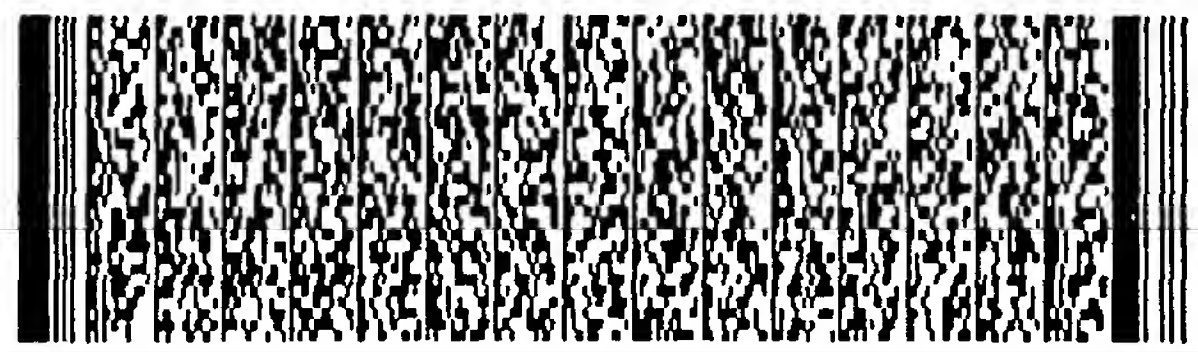
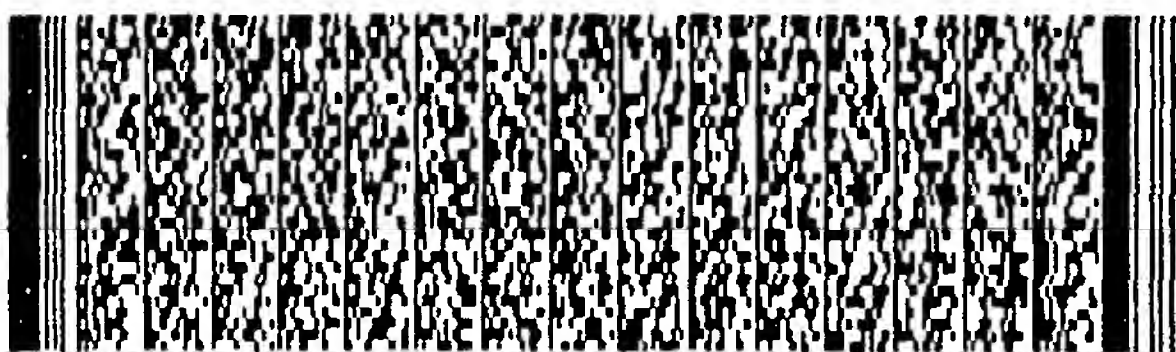
請參考圖七。圖七為頻率估計值 70D 及 70F 對應頻率的時序圖。圖七之橫軸為時間，縱軸為頻率之大小。其中空心圓的記號 82A 代表不同頻率估計值 70D 所對應的頻率，實心圓點的記號 82B 用來代表不同頻率估計值 70F 所對應的頻率；沿用圖四中的標示，頻率 f_{b0} 、 f_{b1} 標示出鎖相回路能有效鎖相的頻率範圍，頻率 f_c 則代表資料訊號 70A 正確頻率對應的頻率。在此處假設估測模組 62 是依據習知的估測模組 22（見圖一）來實現，所以記號 82 代表的也可看做是習知技術中頻率估計值 30D 對應的頻率。對照前述本發明擾頻模組 76 的工作原理，舉例來說，估測模組 62 分別在時點 t_a 至 t_e 產生五個不同的頻率估計值 70D。假設在時點 t_a 時，擾頻模組 76 在步驟 112 中將控制足標 80 設定為 1，故擾頻模組 76 就會依據時點 t_a 的頻率估計值 70D 來分別產生時



五、發明說明 (19)

點 t_a 至 t_e 的五個更新後之頻率估計值 $70F$ ，分別對應於頻率 f_{a1} 至 f_{a5} 。由於控制足標 80 為 3 時，對應乘法器之倍率為 0 ，故時點 t_c 之頻率估計值 $70F$ 與時點 t_a 之頻率估計值 $70D$ 相同，皆對應於頻率 f_{a3} 。而時點 t_a 至 t_e 的五個頻率估計值 $70F$ 分別對應的頻率 f_{a1} 至 f_{a5} ，就分別是頻率 f_{a3} 的 $(1-2/32)$ 、 $(1-1/32)$ 、 1 、 $(1+1/32)$ 及 $(1+2/32)$ 倍等等的預設比率。同理，根據時點 t_f 的頻率估計值 $70D$ ，擾頻模組 76 就能分別產生出時點 t_f 至 t_j 另外五個相異之頻率估計值 $70F$ 。

由圖七可看出估測模組 62 的頻率估計值 $70D$ 在經過擾頻模組 76 的擾頻而更新為頻率估計值 $70F$ 後，其對應頻率分佈的範圍就會更廣，更能將鎖相回路由頻率 f_{b0} 、 f_{b1} 定義的有效鎖相頻率範圍包括在其中。舉例來說，在時段 T_a 、 T_b 及 T_c 中，因為頻率估計值 $70D$ 的隨機分佈加上不同頻率估計值 $70D$ 相互間的統計關連，使得連續的十餘個頻率估計值 $70D$ 都無法落入鎖相回路的有效鎖相頻率範圍內。相對地，在經過本發明擾頻模組 76 的擾頻後，就有數個頻率估計值 $70F$ 能落入有效鎖相的頻率範圍內。如前所述，在鎖相電路運作的過程中，會不斷依據頻率估計值來修正時脈的頻率；當未加入擾頻的習知鎖相電路 10 運作於時段 T_a 、 T_b 或 T_c 中時，會因為頻率估計值一直未進入有效鎖相之頻率範圍而無法鎖相。相對地，當本發明之鎖相電路 50 運作於時段 T_a 、 T_b 或 T_c 時，就能依據有效鎖相頻率範

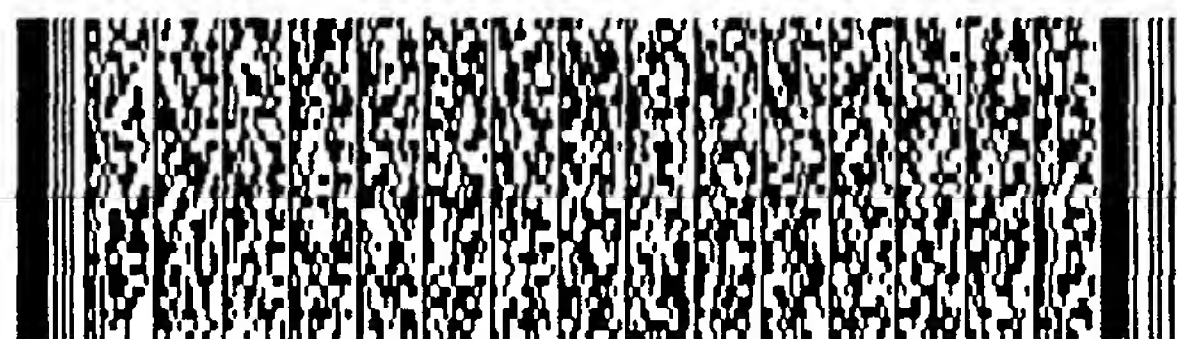
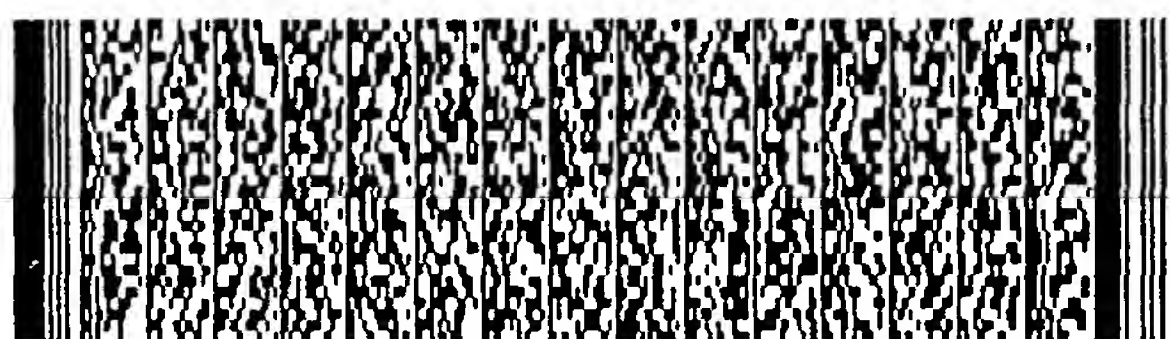


五、發明說明 (20)

圍內的頻率估計值 70F 來完成鎖相。因此，藉著擾頻而增加頻率估計值 70F 的變異度，本發明就能有效減少鎖相所需的時間，增進鎖相電路運作的效能。依據實際運用於數位多功能光碟 (DVD) 讀取電路中的鎖相電路來估計本發明的效益，可發現習知技術平均需要九個頻率估計值才能進入有效鎖相的頻率範圍，而本發明經過擾頻後，僅需四個頻率估計值 70F 就能進入有效鎖相的頻率範圍，因此鎖相所需之時間也大略可減少一半。

當然，圖五至七中的擾頻方法僅為本發明的一個實施例，本發明也可利用其他的方法來增加頻率估計值的變異程度。舉例來說，圖五中乘法器 78A 的數目及倍率皆可改變，以產生不同數目、大小的頻率估計值 70F。另外，也可改變擾頻的方法。舉例來說，在圖七中可分別利用不同時點的頻率估計值 70D 來根據不同的控制足標 80 產生對應的頻率估計值 70F；像是以時點 t_a 之頻率估計值 70D 的 $(1-2/32)$ 倍當作時點 t_a 之頻率估計值 70F，再以時點 t_b 之頻率估計值 70D 的 $(1-1/32)$ 倍當作時點 t_b 之頻率估計值 70F；以此類推。凡是能適度增加頻率估計值變異程度的方法，都能使用於本發明的擾頻方法中，以增加頻率估計值的涵蓋範圍，將有效鎖相之頻率範圍納入其中。

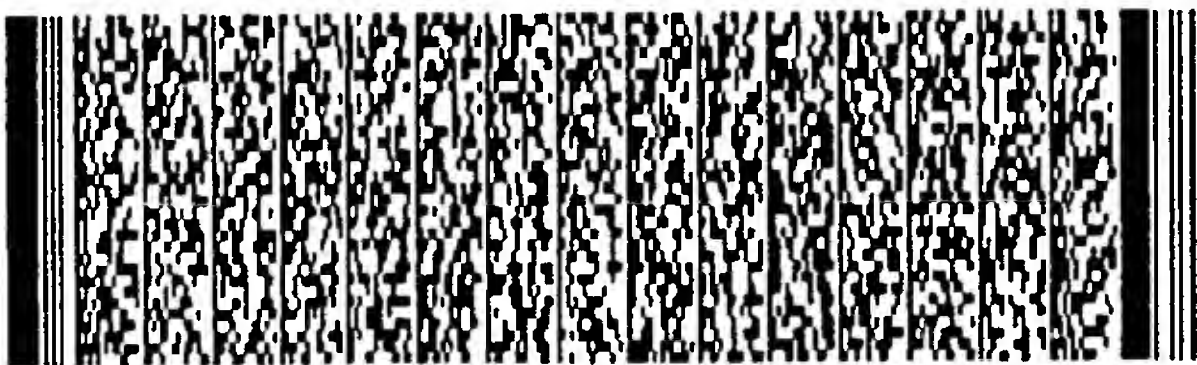
總結來說，在習知技術中，因為估測模組 22 產生的不同頻率估計值之間會有相當程度的統計關連，常使一系列



五、發明說明 (21)

的頻率估計值都偏離有效鎖相的頻率範圍，使習知鎖相電路 10 不能利用頻率估計值來修正時脈的頻率，並使鎖相的過程需要較長的時間才能完成，減低習知鎖相電路運作的效能。相較之下，本發明之鎖相電路 50 中則另以一擾頻模組進行擾頻，以增加各頻率估計值 70F 間的差異程度，增加頻率估計值 70F 對應頻率的涵蓋範圍，以納入有效鎖相之頻率範圍，使頻率估計值 70F 能更頻繁地進入有效鎖相之頻率範圍，加速鎖相的過程，增進鎖相電路運作的效能。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖式之簡單說明：

圖一為一習知鎖相電路功能方塊之示意圖。

圖二為圖一鎖相電路運作過程中相關訊號的波形時序圖。

圖三為本發明鎖相電路功能方塊之示意圖。

圖四為圖三鎖相電路運作過程中相關訊號之波形時序圖。

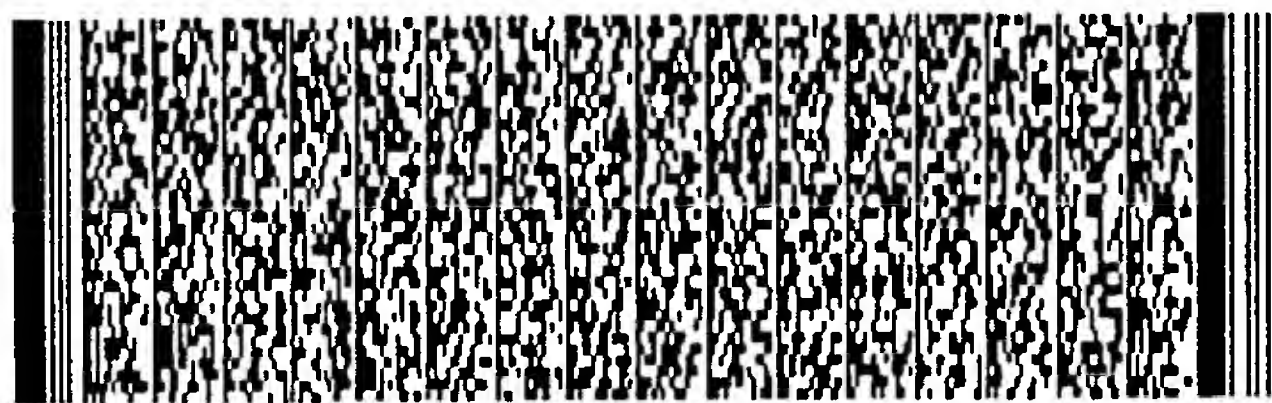
圖五為圖三中擾頻模組一實施例之功能方塊示意圖。

圖六為圖五中擾頻模組與估測模組協同工作之流程圖。

圖七為圖五中擾頻模組擾頻前後各頻率估計值隨時間變化的示意圖。

圖式之符號說明：

10、50	鎖相電路	12、52	轉換電路
14、54	誤差檢測模組	16、56	濾波模組
18、58	震盪器	20、60	監測電路
22、62	估測模組	24、64	開關電路
26A、66A	頻率偵測器	26B、66B	相位偵測器
28A、68A	零越偵測器	28B、68B	取樣計數器
28C、68C	計算電路	30A、70A	資料訊號
30B、70B	輸入訊號	30C、70C	頻率調整值



圖式簡單說明

30D、70D、70F	頻率估計值	30E、70E	時脈
32、34、72、74	曲線	76	擾頻模組
78A	乘法器	78B	多工器
80	控制足標	82A、82B	記號
100	流程	102-112	步驟
CK0、CK1	取樣時脈	CKd	資料時脈
Td	週期		
T0、T1、Ta-Tb	時段	t0-t7	時點
L0	位準		
r3-r5、R3-R5	時變率		
f3-f5、F3-F4、fa1-fa5			頻率



六、申請專利範圍

1. 一種鎖相方法，用來根據一輸入訊號產生一與該輸入訊號同步之時脈；

該輸入訊號中包含有複數筆資料；

而該方法包含有：

根據該輸入訊號中資料變化的情形產生一頻率估計值；

進行一擾頻步驟 (rate dithering)，以將一預設比率乘以該頻率估計值以更新該頻率估計值；

根據擾頻步驟中更新後的頻率估計值調整該時脈之頻率，使該時脈之頻率對應於該更新後的頻率估計值；以及

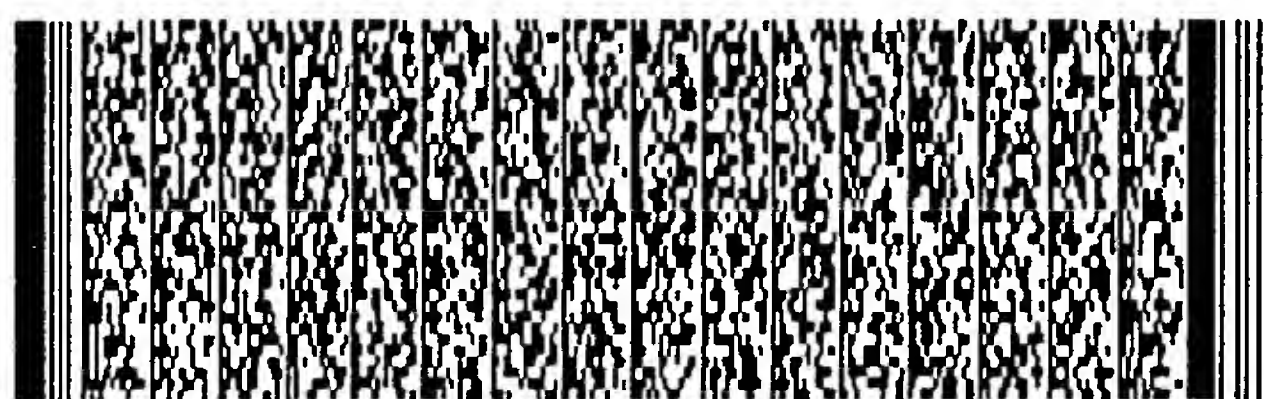
改變該預設比率，使得在進行另一次的擾頻步驟時，係以該改變後的預設比率來更新該擾頻步驟中的頻率估計值。

2. 如申請專利範圍第1項之方法，其中在每一次進行該擾頻步驟時，該預設比率不會隨著該擾頻步驟中之頻率估計值改變而改變。

3. 如申請專利範圍第1項之方法，其另包含有：

根據該時脈與該輸入訊號間頻率或相位的差異，調整該時脈的頻率。

4. 如申請專利範圍第1項之方法，其係依據一預設的法則，改變兩相鄰擾頻步驟的預設比率。



六、申請專利範圍

5. 如申請專利範圍第1項之方法，其另包含有：

取得一取樣時脈；其中該取樣時脈具有複數個取樣週期；
根據一資料訊號於該取樣時脈中各取樣週期對應之訊號位準產生該輸入訊號；以及
根據一預設時間內取樣週期的數目，以及該預設時間內該輸入訊號訊號位準交替改變的次數來產生該頻率估計值。

6. 如申請專利範圍第1項之方法，其中該輸入訊號係根據一光碟機讀取一光碟片上資料所產生的。

7. 如申請專利範圍第1項之方法，其中當根據一擾頻步驟中更新後之頻率估計值來調整該時脈之頻率前，係先進行一判斷步驟，以根據該時脈與該輸入訊號間相位或頻率之差異來決定是否要根據該擾頻步驟中更新後之頻率估計值來調整該時脈之頻率。

8. 如申請專利範圍第7項之方法，其中在該判斷步驟中，若該時脈與該輸入訊號間相位或頻率之差異大於一預設值，則根據該擾頻步驟中更新之頻率估計值來調整該時脈之頻率。

9. 如申請專利範圍第7項之方法，其中在該判斷步驟中，若該時脈與該輸入訊號間相位或頻率間之差異小於一



六、申請專利範圍

預設值，則不根據該擾頻步驟中更新之頻率估計值來調整該時脈之頻率。

10. 一種鎖相電路，用來根據一輸入訊號產生一與該輸入訊號同步之時脈；該輸入訊號中包含有複數筆資料；而該鎖相電路包含有：

一估測模組，用來根據該輸入訊號中資料變化的情形產生一頻率估計值；

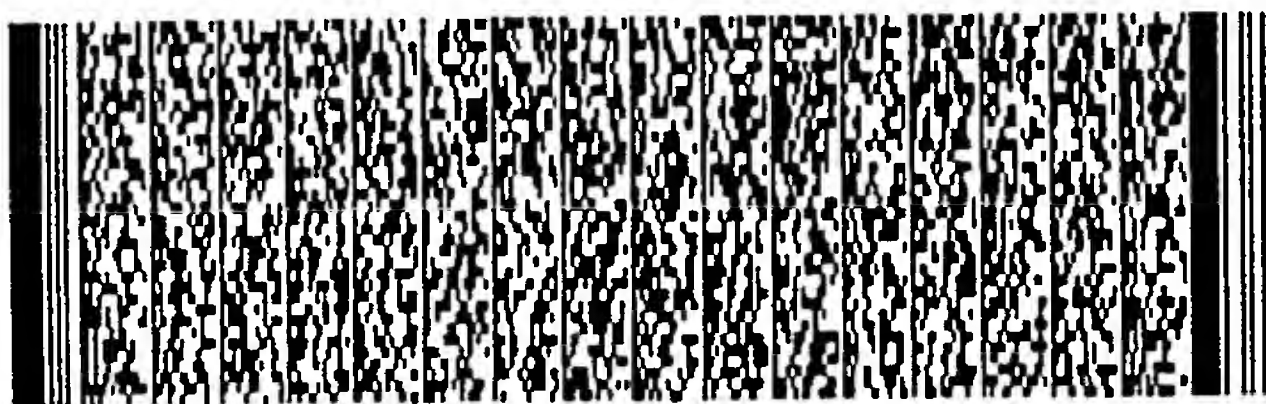
一擾頻模組，電連於該估測模組，用來將一預設比率乘以該頻率估計值以更新該頻率估計值；

一震盪器，用來根據擾頻模組中更新後的頻率估計值調整該時脈之頻率，使該時脈之頻率對應於該更新後的頻率估計值；以及

其中當該擾頻模組更新該頻率估計值後，會改變該預設比率，使得當該擾頻模組在另一次要產生更新後之頻率的估計值時，係以一相異的預設比率乘以該估測模組產生的頻率估計值以更新該頻率估計值。

11. 如申請專利範圍第10項之鎖相電路，其中在該擾頻模組之預設比率不會隨著該估測模組中之頻率估計值改變而改變。

12. 如申請專利範圍第10項之鎖相電路，其另包含有：
一誤差檢測模組，用來根據該時脈與該輸入訊號間頻率或



六、申請專利範圍

相位的差異，調整該時脈的頻率。

13. 如申請專利範圍第10項之鎖相電路，其中該擾頻模組係依據一預設的法則，在更新一頻率估計值後改變該預設比率，以在下一次更新頻率估計值時，使用該改變後之預設比率。

14. 如申請專利範圍第10項之鎖相電路，其另包含有：
一轉換電路，用來接收一具有複數個取樣週期之取樣時脈，並根據一資料訊號於該取樣時脈中各取樣週期對應之訊號位準產生該輸入訊號；以及
而該估測模組係根據一預設時間內取樣週期的數目，以及該預設時間內該輸入訊號訊號位準交替改變的次數來產生該頻率估計值。

15. 如申請專利範圍第14項之鎖相電路，其中該輸入訊號係根據一光碟機讀取一光碟片上資料所產生的。

16. 如申請專利範圍第10項之鎖相電路，其另包含有：
一監測電路，用來根據該時脈與該輸入訊號間相位或頻率之差異來決定是否要將該擾頻模組中更新後之頻率估計值傳輸至該震盪器以調整該時脈之頻率。

17. 如申請專利範圍第10項之鎖相電路，其中若該監測電



六、申請專利範圍

路比較出該時脈與該輸入訊號間相位或頻率間之差異大於一預設值，則將該擾頻模組中更新之頻率估計值傳輸至該震盪器。

18. 如申請專利範圍第17項之鎖相電路，其另包含有一誤差檢測模組，用來根據該時脈與該輸入訊號間頻率或相位的差異產生一頻率調整值；其中當該監測模組比較出該時脈與該輸入訊號間相位或頻率間之差異小於一預設值時，則停止將該擾頻模組中更新之頻率估計值傳輸至該震盪器，並將該誤差檢測模組之頻率調整值傳輸至該震盪器，使該震盪器根據該頻率調整值來調整該時脈之頻率。

19. 一種鎖相方法，用來根據一輸入訊號產生一與該輸入訊號同步之比對時脈；該輸入訊號中包含有複數筆資料；

而該方法包含有：

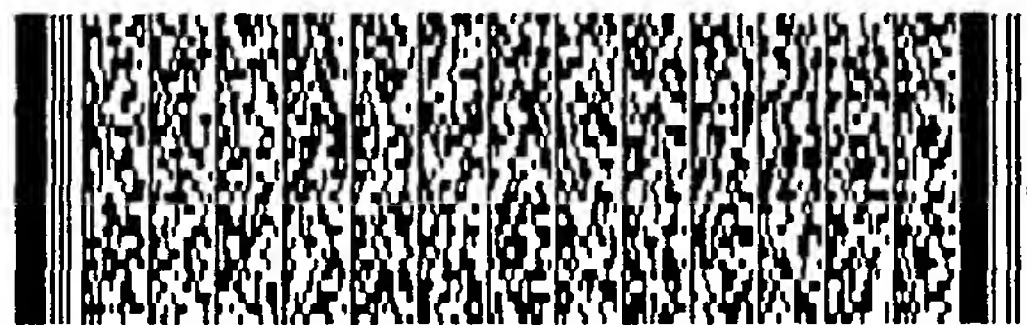
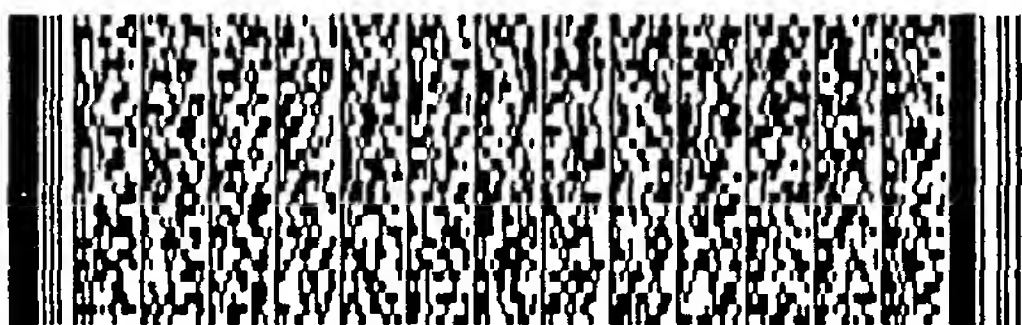
因應於一輸入訊號以產生一頻率調整值；

因應於該輸入訊號以產生一擾頻頻率估測值，其中該擾頻頻率估測值係利用一擾頻步驟 (rate dithering) 所產生；

當該比對時脈與該輸入訊號的同步誤差超過一預設值時，利用經由該擾頻頻率估測值以成為一新比對時脈；

當一比對時脈與該輸入訊號的同步誤差未超過一預設值時，以該頻率調整值成為該新比對時脈；以及

將該新比對時脈與該輸入訊號進行比對，用以調整該



六、申請專利範圍

新比對時脈。

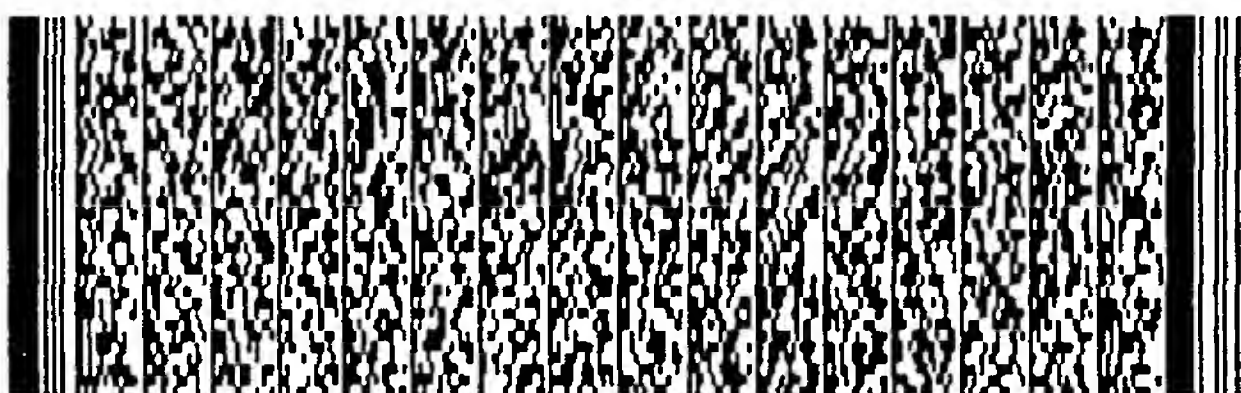
20. 如申請專利範圍第19項之方法，其中該擾頻步驟係根據該輸入訊號中資料變化的情形產生一頻率估計值，並將一預設比率乘以該頻率估計值以產生該擾頻頻率估測值；其中在每一次進行該擾頻步驟時，該預設比率不會隨著該擾頻步驟中之頻率估計值改變而改變。

21. 如申請專利範圍第20項之方法，其係依據一預設的法則，改變兩相鄰擾頻步驟的預設比率。

22. 如申請專利範圍第19項之方法，更包含：
根據該比對時脈與該輸入訊號間頻率或相位的差異是否超過該預設值，以調整該比對時脈的頻率。

23. 如申請專利範圍第19項之方法，更包含：
根據一預設時間內取樣週期的數目，以及該預設時間內該輸入訊號訊號位準交替改變的次數來產生一頻率估測值；
以及
利用該頻率估測值以於該擾頻步驟 (rate dithering) 中產生該擾頻頻率估測值。

24. 如申請專利範圍第19項之方法，其中該輸入訊號係根據一光碟機讀取一光碟片上資料所產生的。



六、申請專利範圍

25. 如申請專利範圍第19項之方法，更包含：

取得一取樣時脈，其中該取樣時脈具有複數個取樣週期；
以及
根據一資料訊號於該取樣時脈中各取樣週期對應之訊號位準產生該輸入訊號。

26. 一種鎖相電路，用來根據一輸入訊號產生一與該輸入訊號同步之比對時脈；

該輸入訊號中包含有複數筆資料；

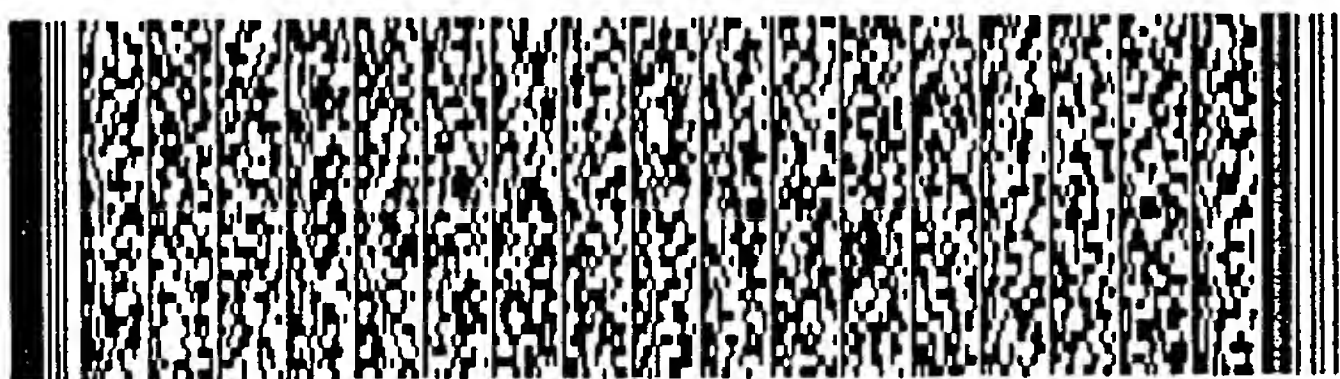
而該鎖相電路包含有：

一誤差檢測模組，依據該比對時脈與該輸入訊號間頻率或相位的差產生一頻率調整值；

一擾頻模組，因應於一頻率估計值以產生一擾頻頻率估計值；以及

一震盪器，當該比對時脈與該輸入訊號間相位或頻率間之差異小於一預設值時，該震盪器係根據該頻率調整值來調整該比對時脈之頻率，當該比對時脈與該輸入訊號間相位或頻率間之差異大於該預設值時，該震盪器係根據該擾頻頻率估計值來調整該比對時脈之頻率。

27. 如申請專利範圍第26項之鎖相電路，其中該擾頻模組係用來將一預設比率乘以該頻率估計值以產生該擾頻頻率估計值；其中該預設比率不會隨著該頻率估計值改變而改



六、申請專利範圍

變。

28. 如申請專利範圍第27項之鎖相電路，其中當該擾頻模組產生該擾頻頻率估計值後，會改變該預設比率，使得當該擾頻模組在另一次要產生另一擾頻頻率估計值時，係以一相異的預設比率乘以該頻率估計值。

29. 如申請專利範圍第27項之鎖相電路，其中該擾頻模組係依據一預設的法則，在產生一擾頻頻率估計值後改變該預設比率，以在下一次產生該擾頻頻率估計值時，使用該變後之預設比率。

30. 如申請專利範圍第26項之鎖相電路，更包含一估測模組，用來根據該輸入訊號中資料變化的情形產生該頻率估計值。

31. 如申請專利範圍第30項之鎖相電路，更包含：
一轉換電路，用來接收一具有複數個取樣週期之取樣時脈，並根據一資料訊號於該取樣時脈中各取樣週期對應之訊號位準產生該輸入訊號；
該估測模組係根據一預設時間內取樣週期的數目，以及該預設時間內該輸入訊號訊號位準交替改變的次數來產生該頻率估計值。



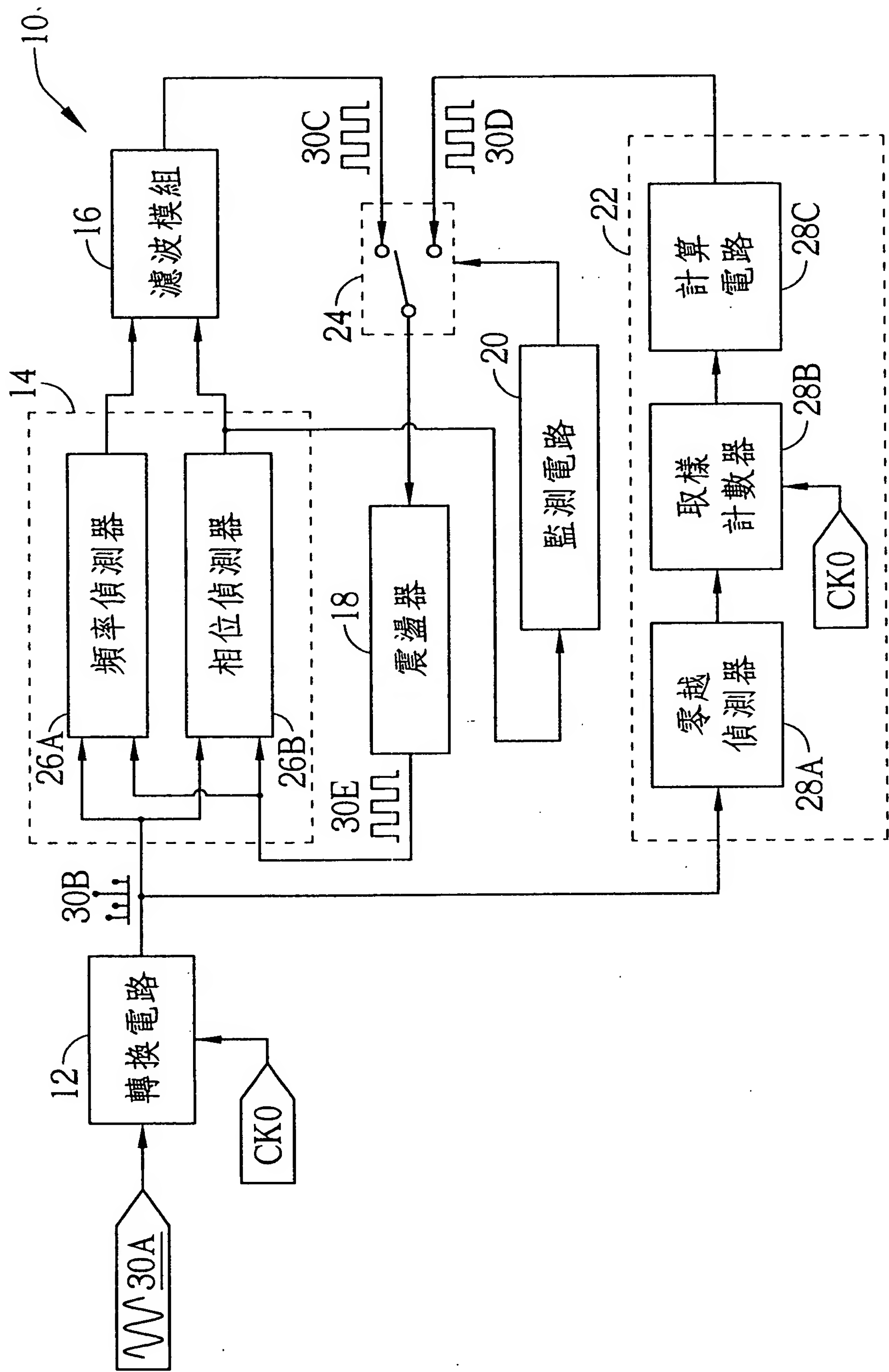
六、申請專利範圍

32. 如申請專利範圍第26項之鎖相電路，其中該輸入訊號係根據一光碟機讀取一光碟片上資料所產生的。

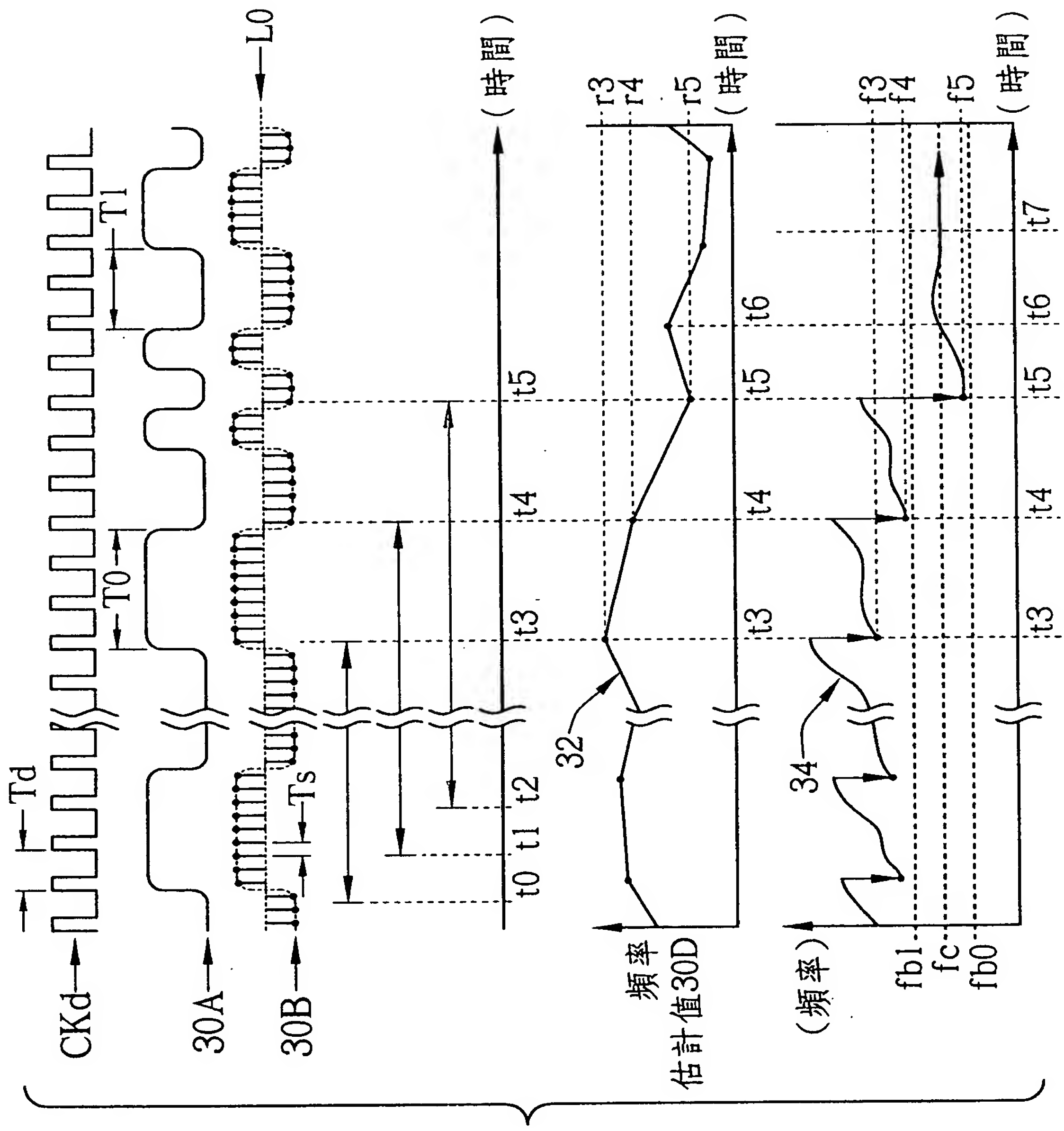
33. 如申請專利範圍第26項之鎖相電路，更包含：

一監測電路，用來根據該比對時脈與該輸入訊號間相位或頻率之差異來決定是否要將該擾頻模組中之擾頻頻率估計值傳輸至該震盪器以調整該比對時脈之頻率。

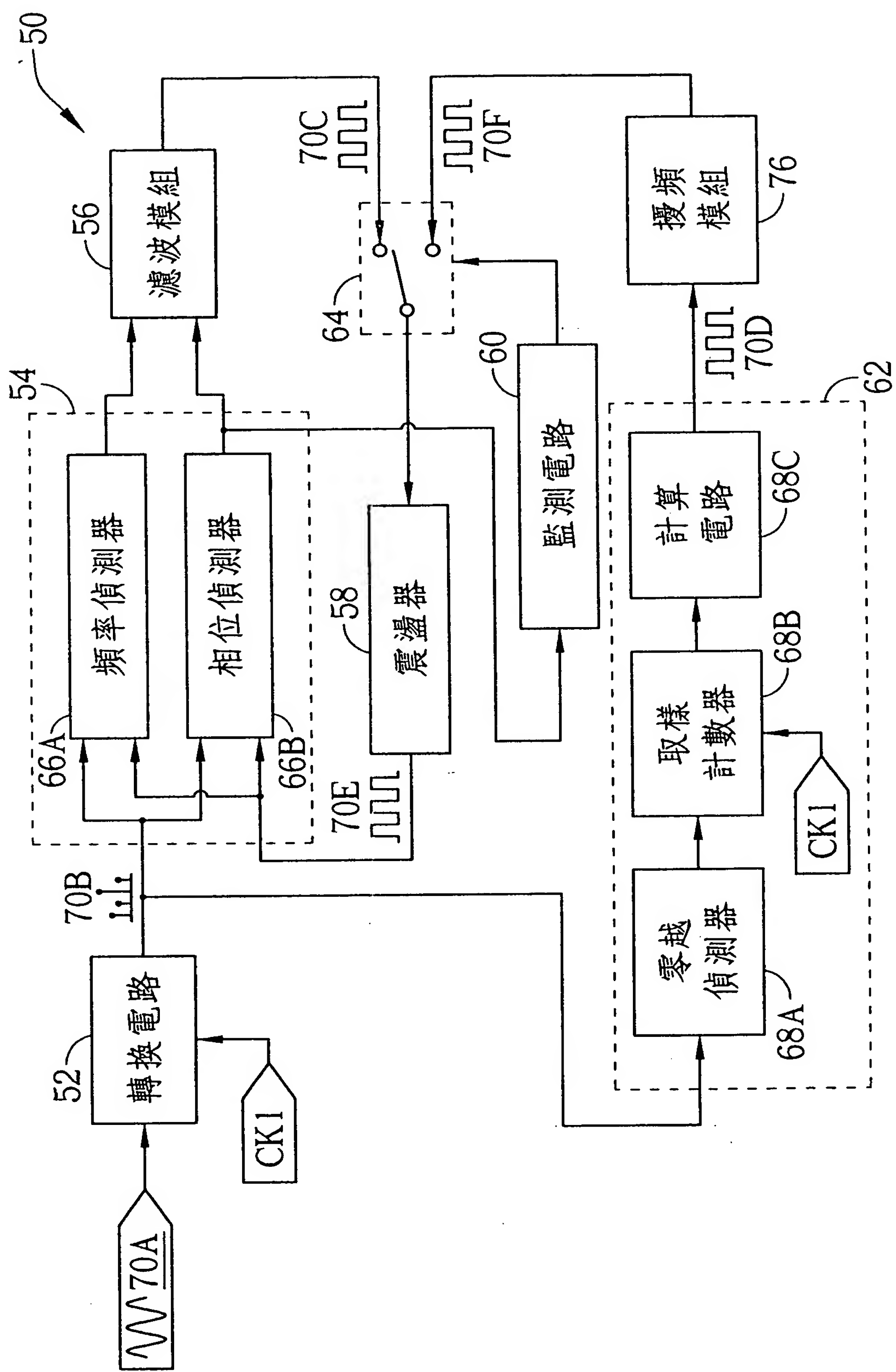




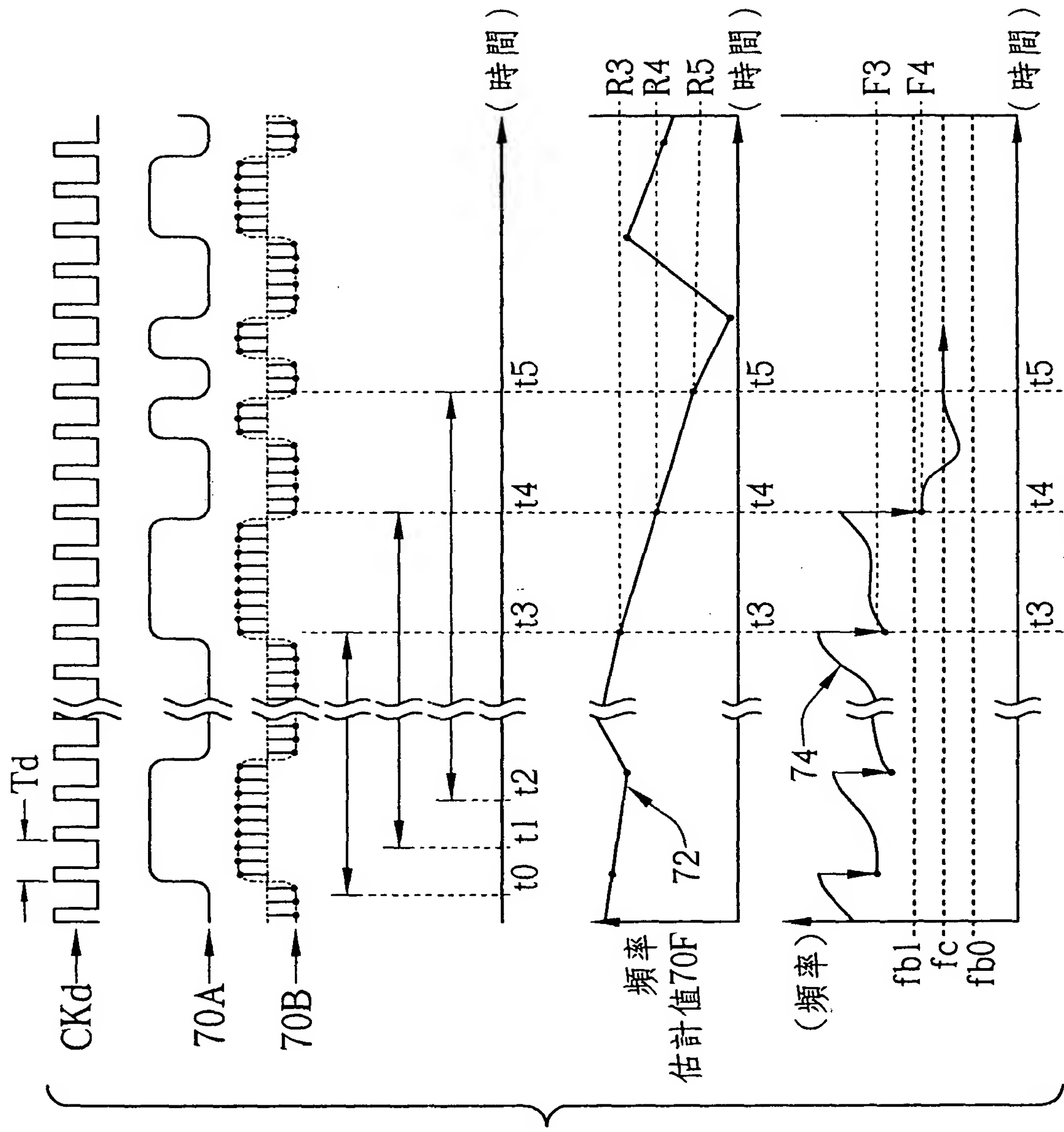
圖一



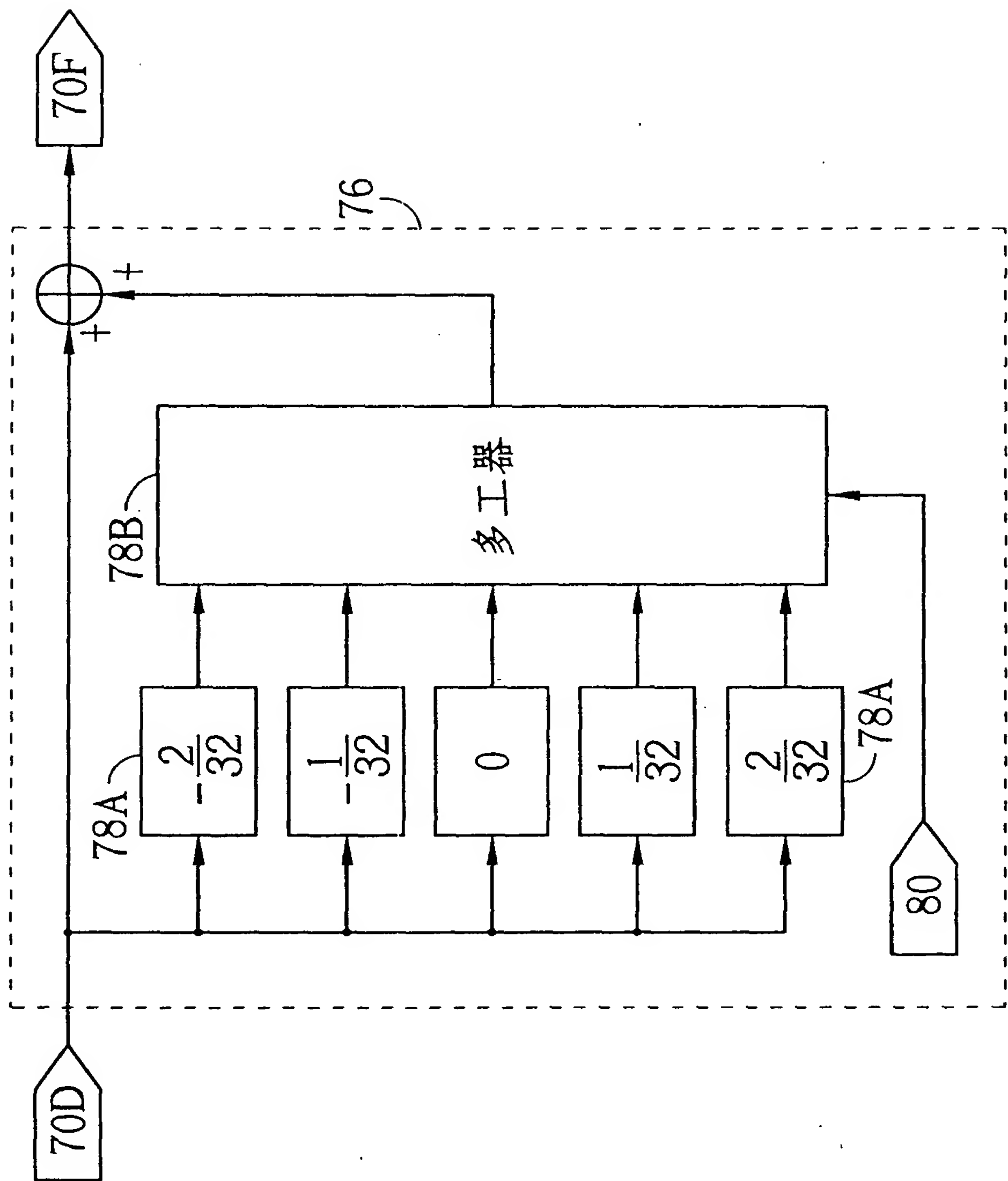
圖二



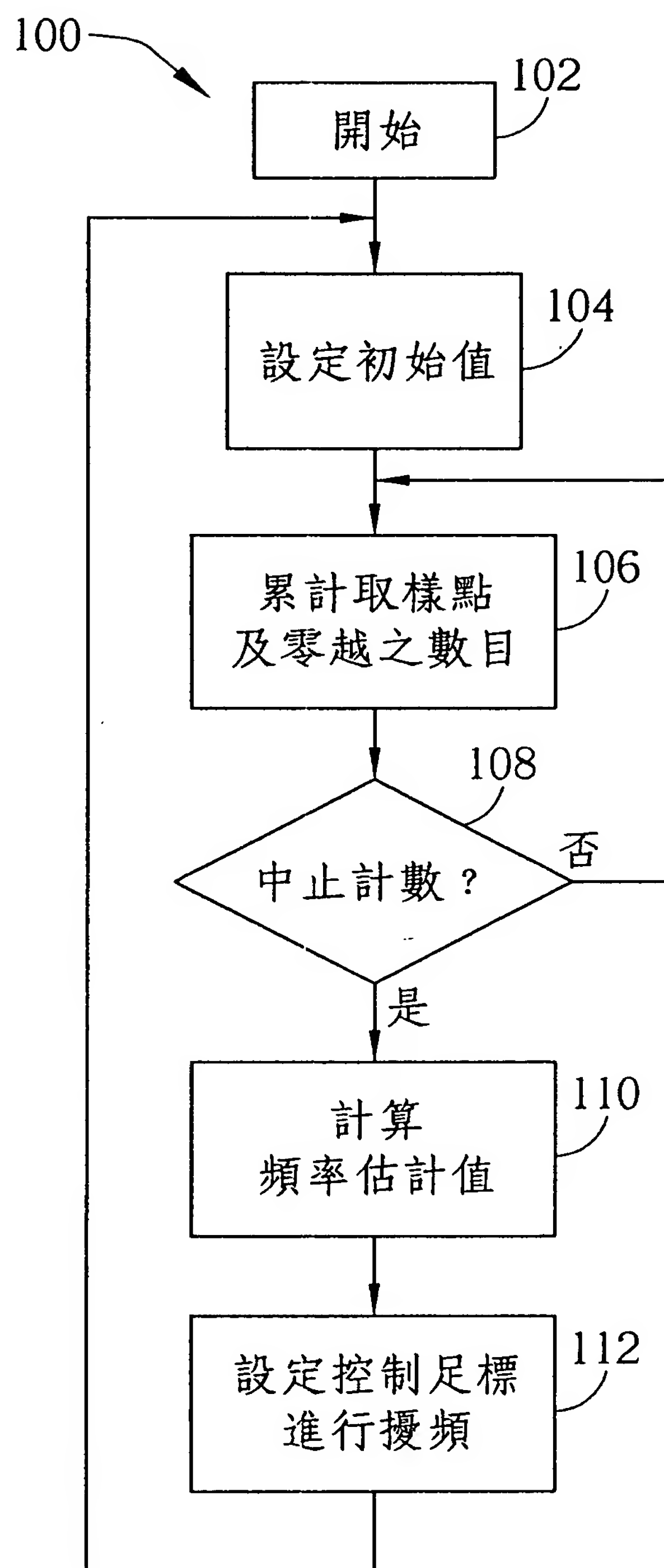
圖三



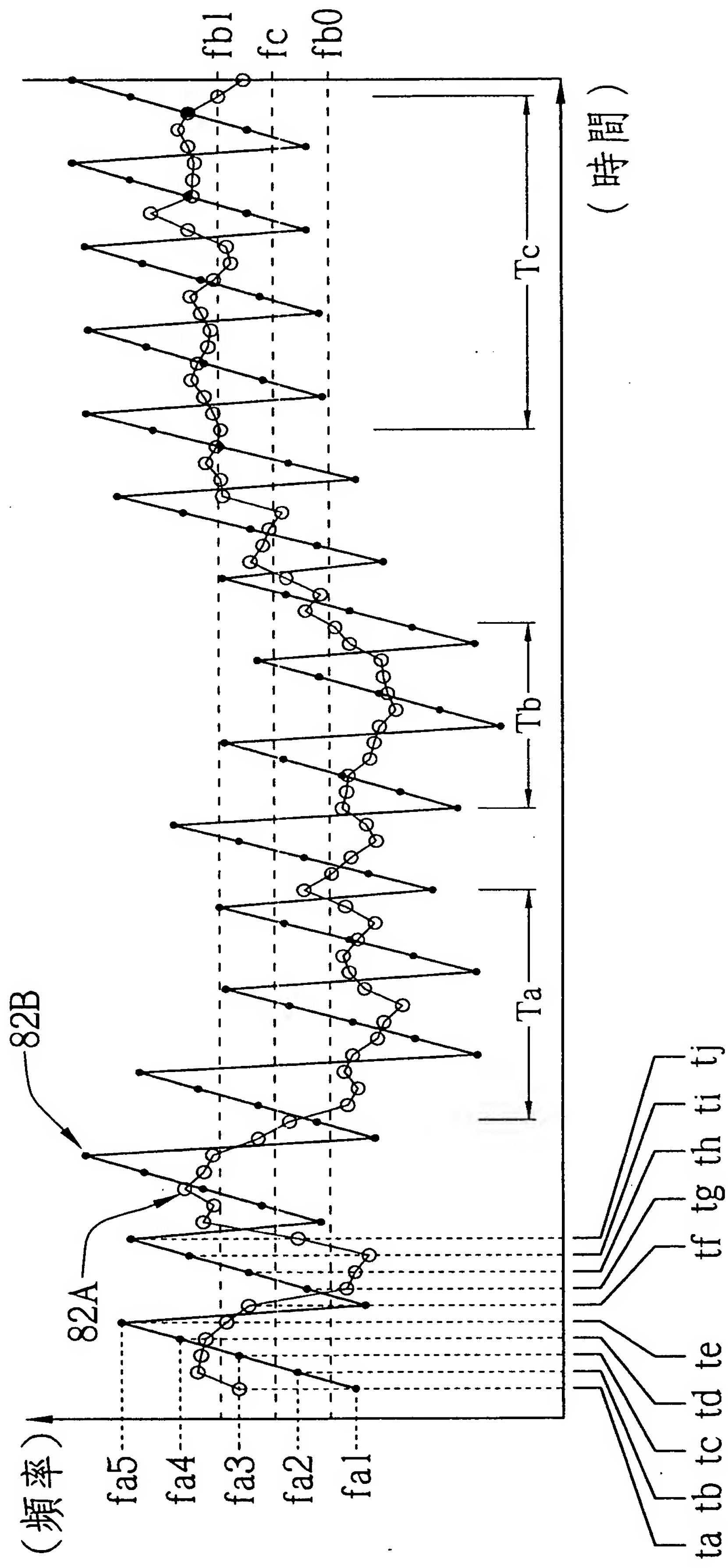
圖四



圖五

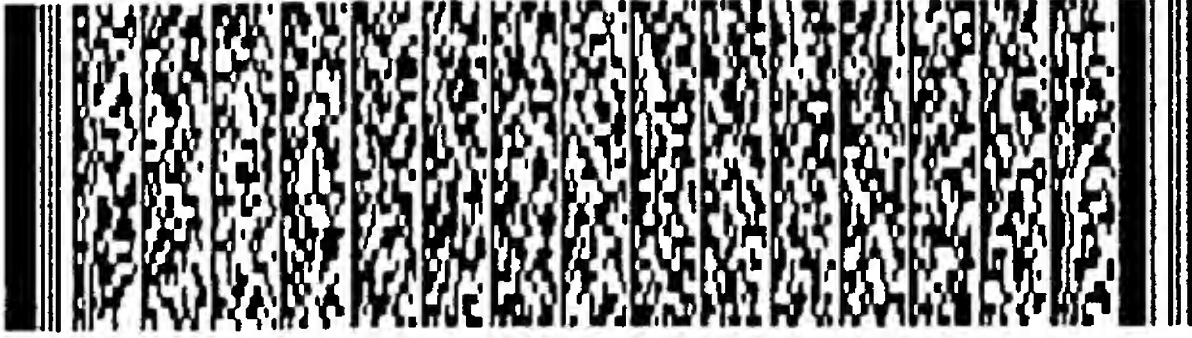


圖六

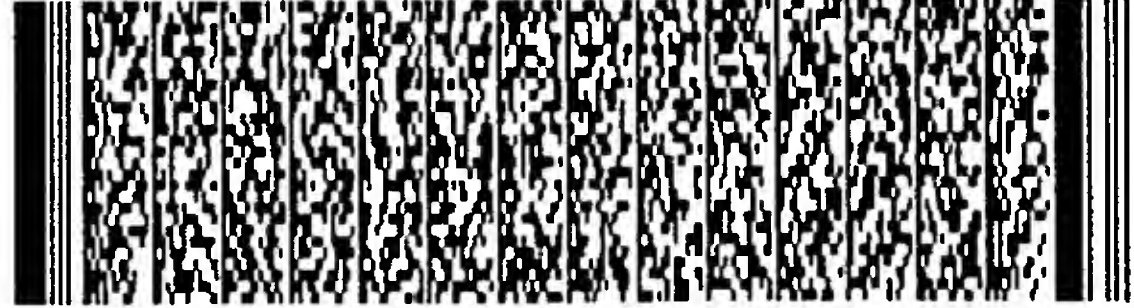


圖七

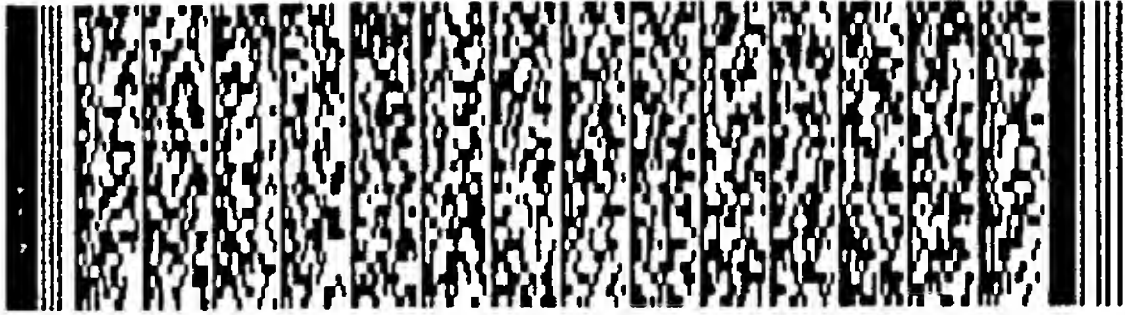
第 1/36 頁



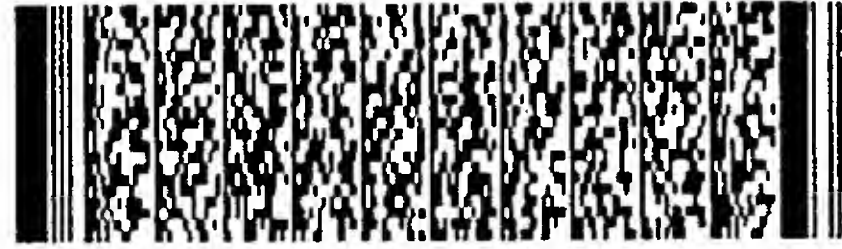
第 2/36 頁



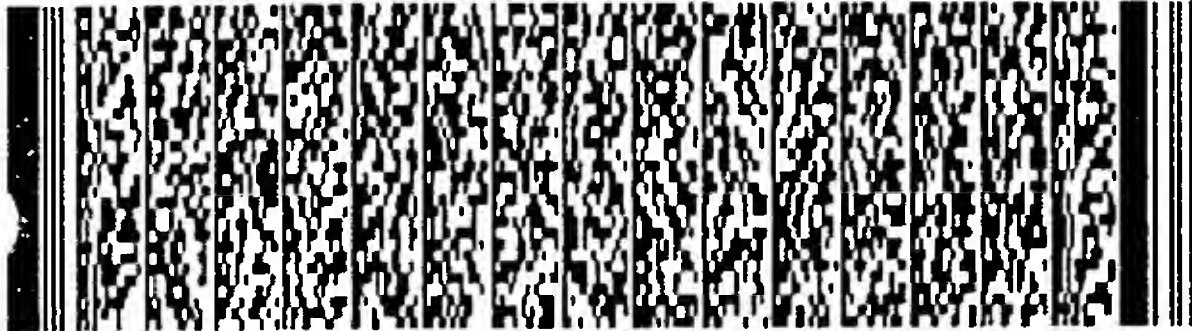
第 2/36 頁



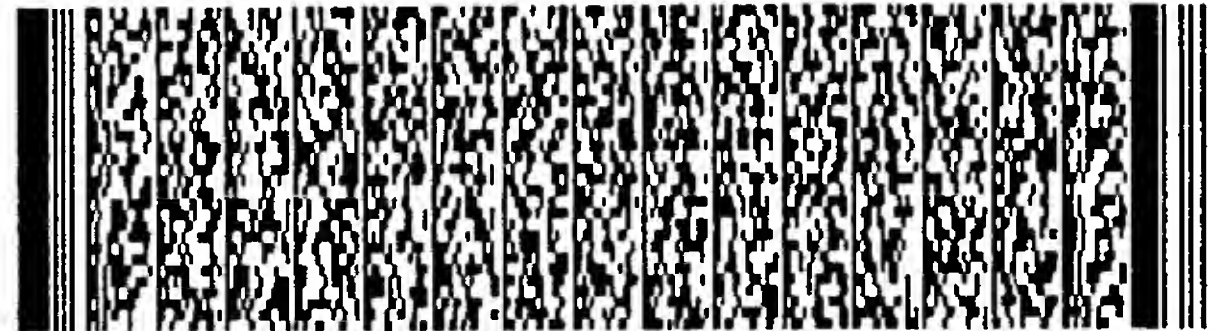
第 3/36 頁



第 5/36 頁



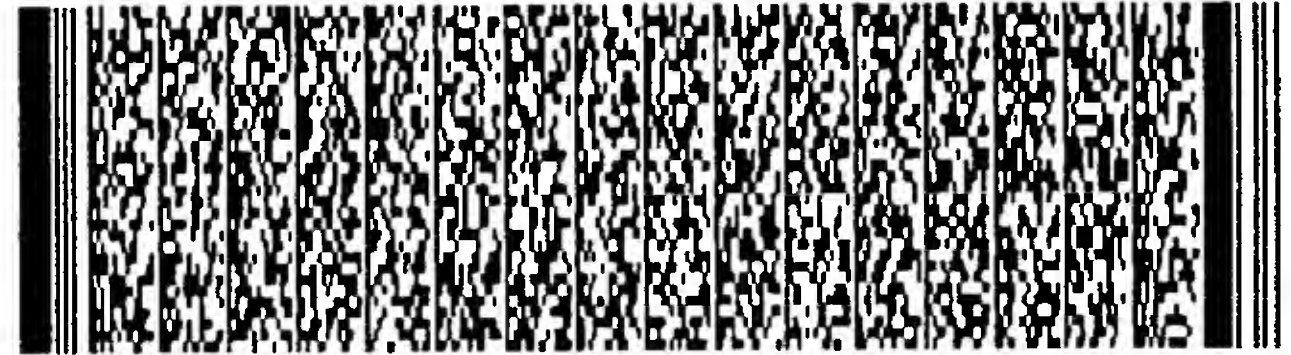
第 5/36 頁



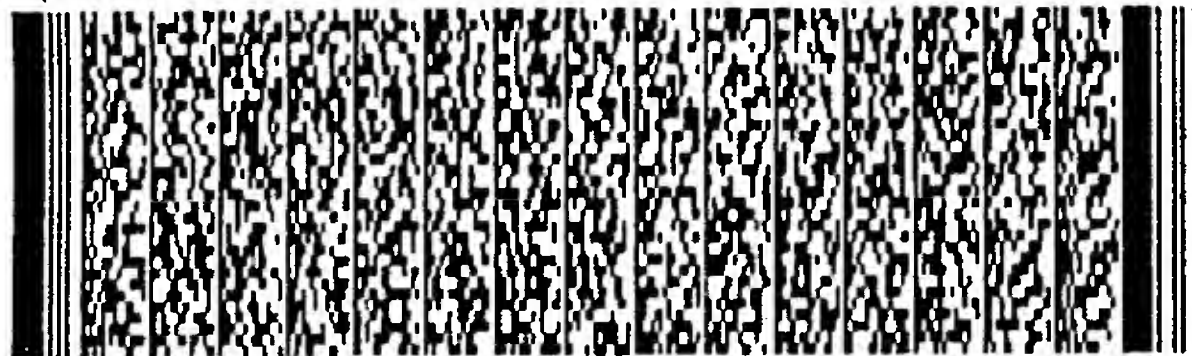
第 6/36 頁



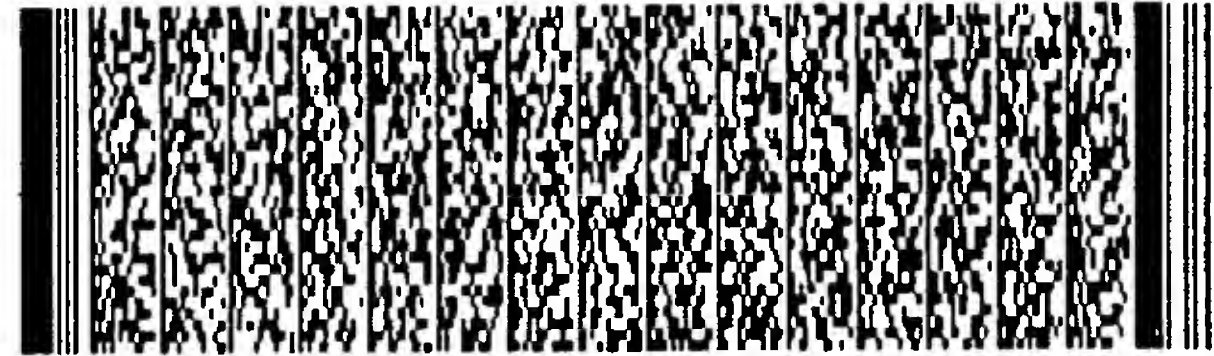
第 6/36 頁



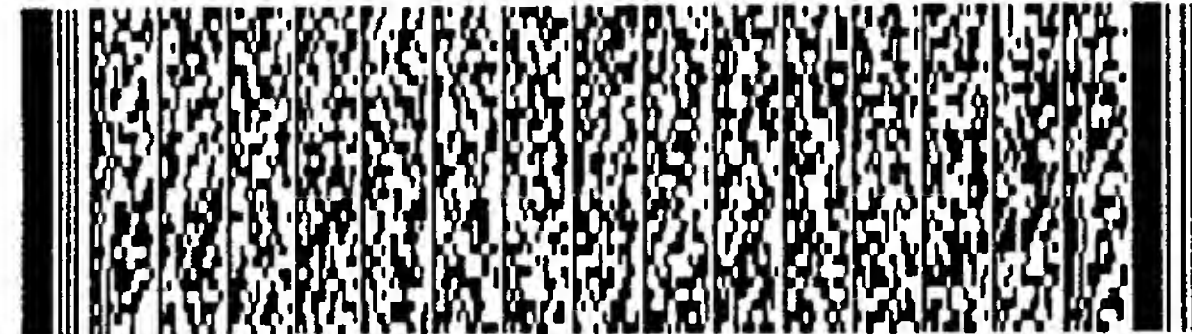
第 7/36 頁



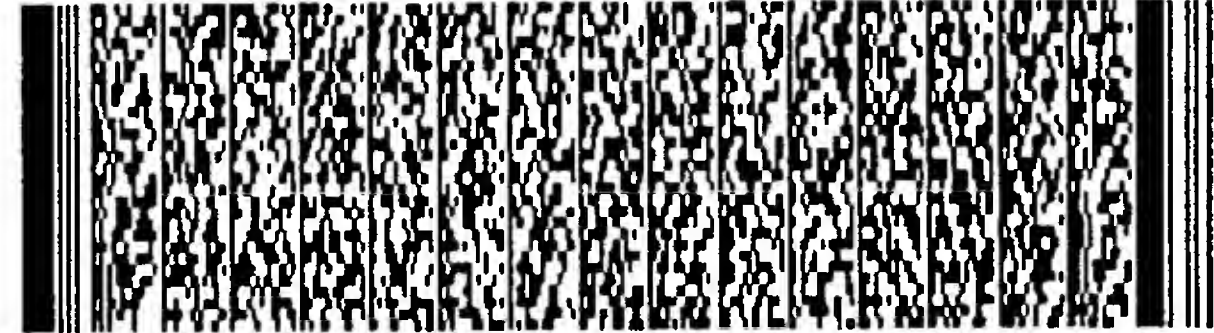
第 7/36 頁



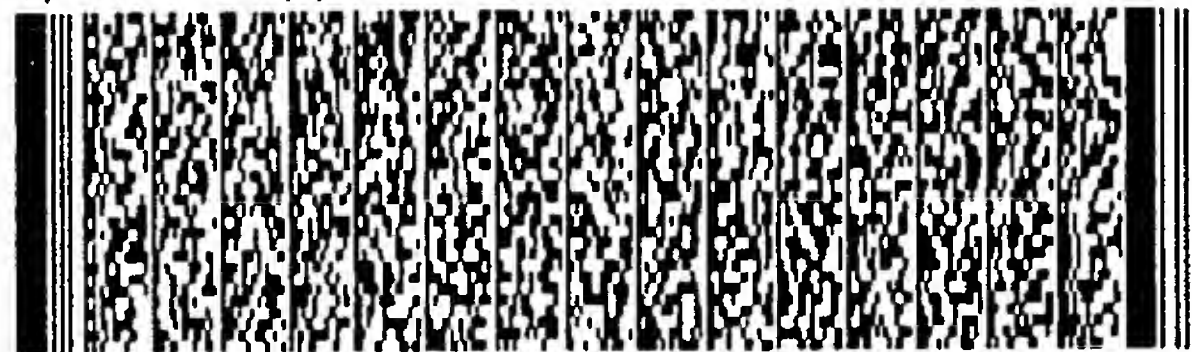
第 8/36 頁



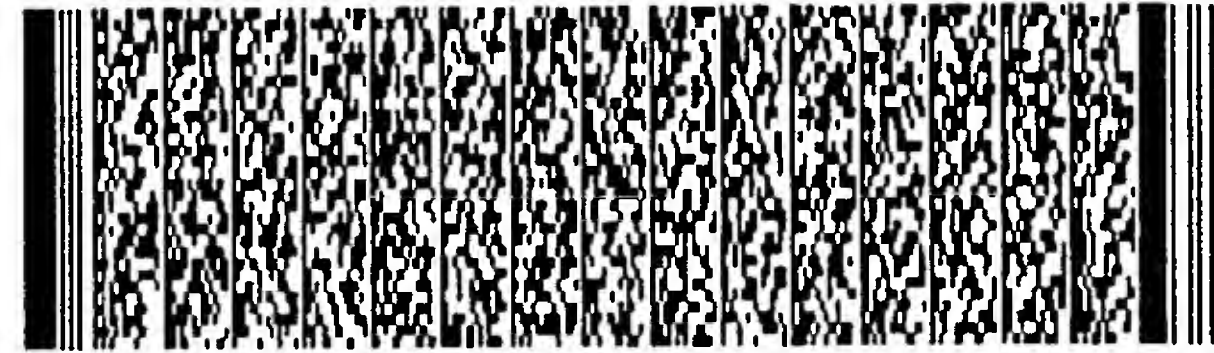
第 8/36 頁



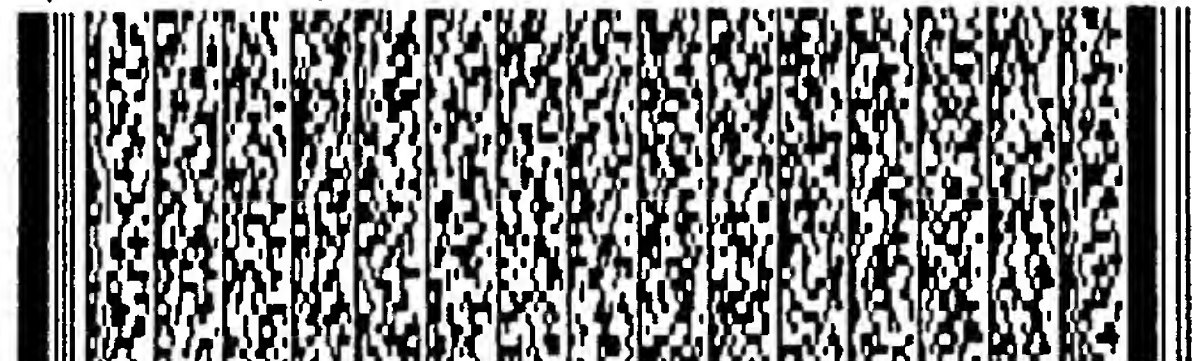
第 9/36 頁



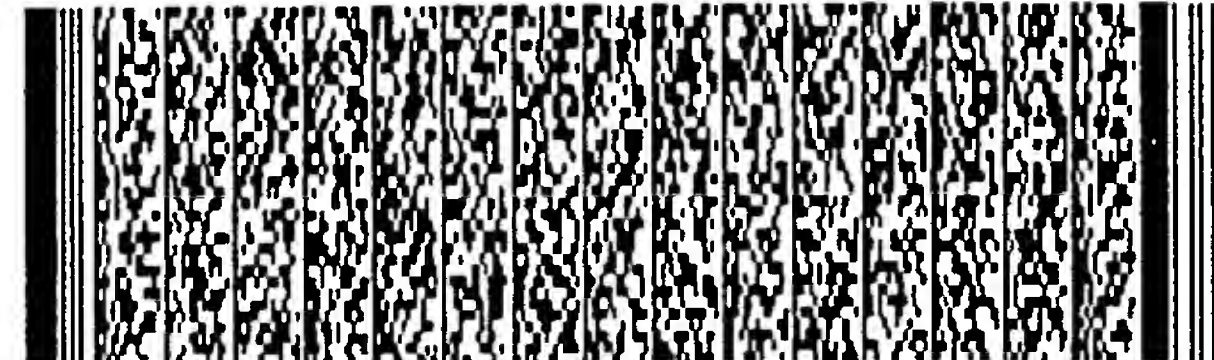
第 9/36 頁



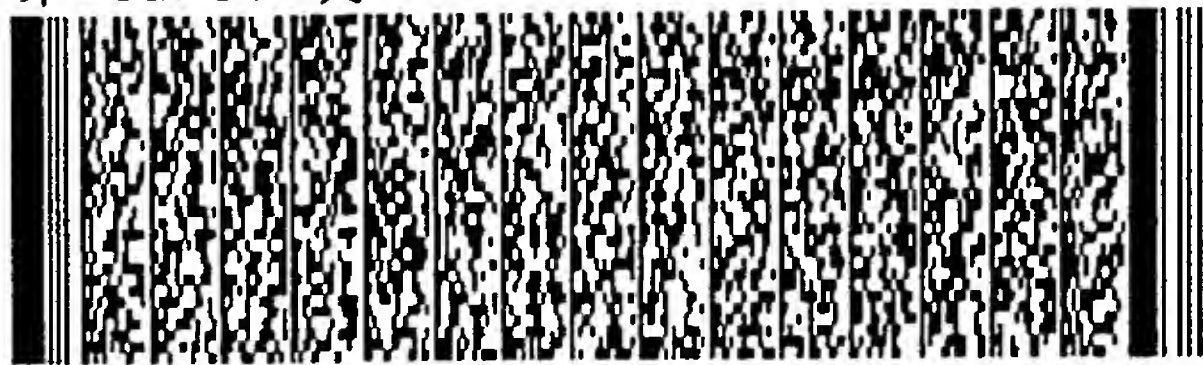
第 10/36 頁



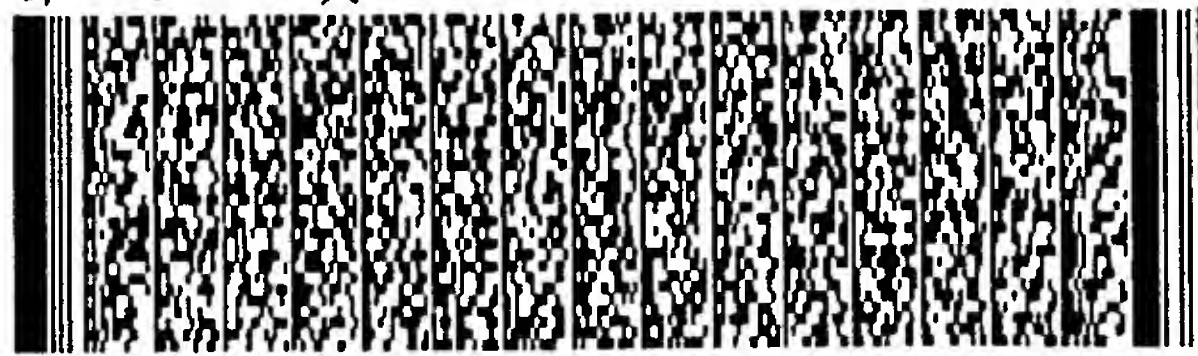
第 10/36 頁



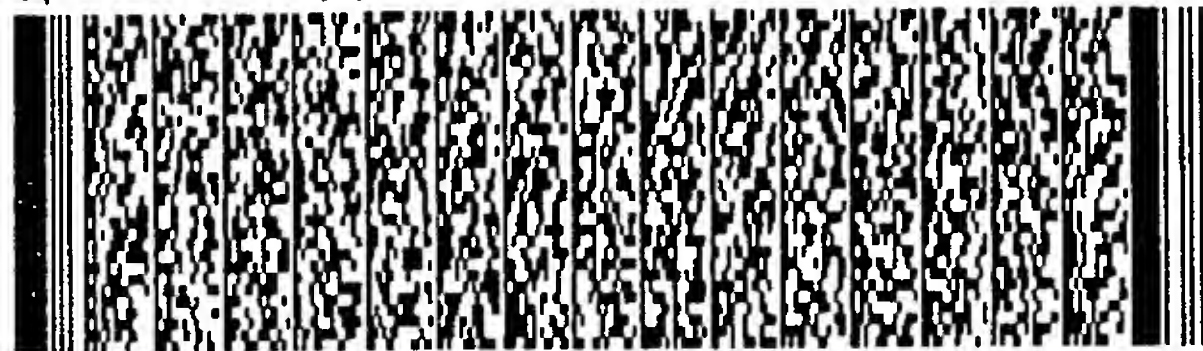
第 11/36 頁



第 11/36 頁



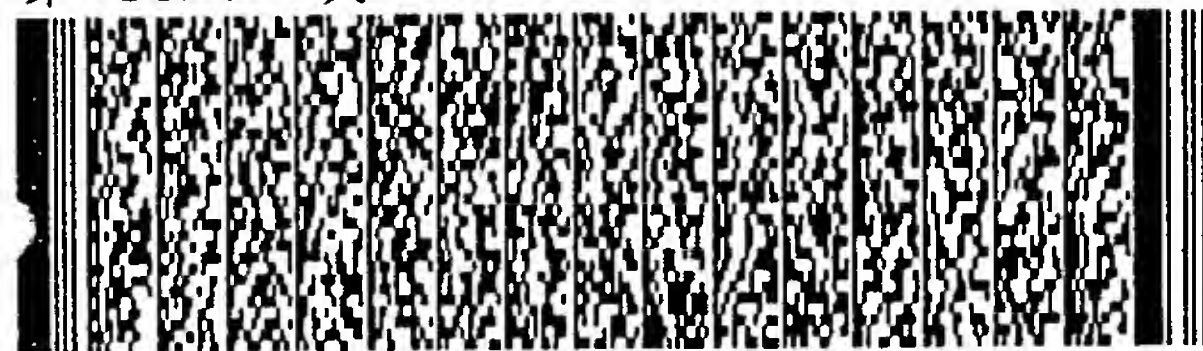
第 12/36 頁



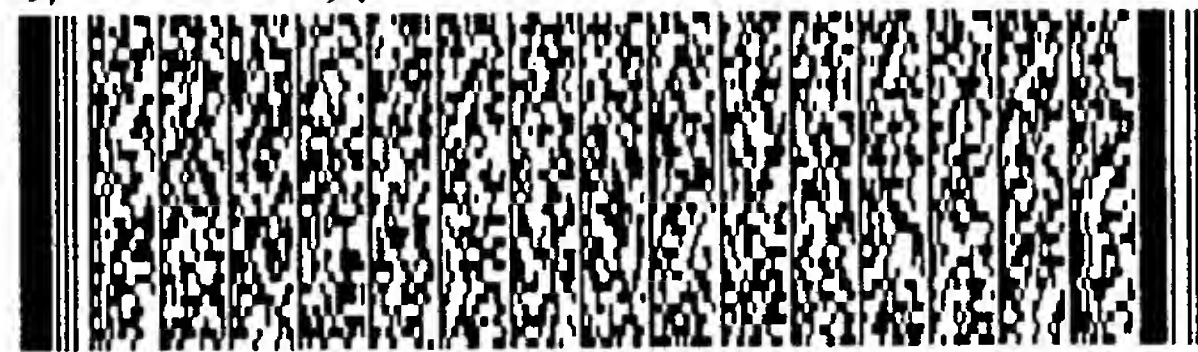
第 12/36 頁



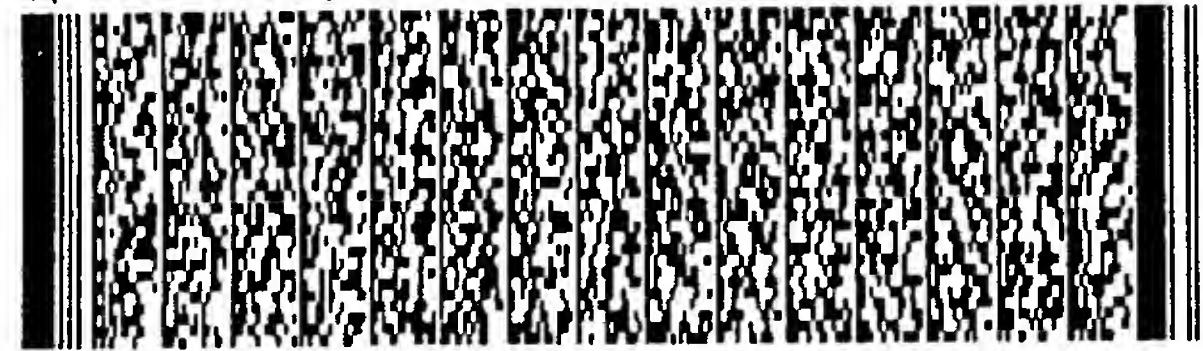
第 13/36 頁



第 13/36 頁



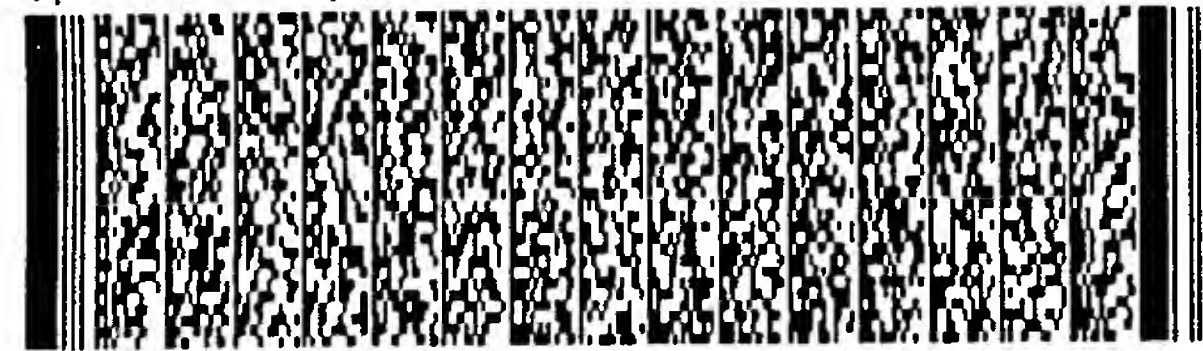
第 14/36 頁



第 14/36 頁



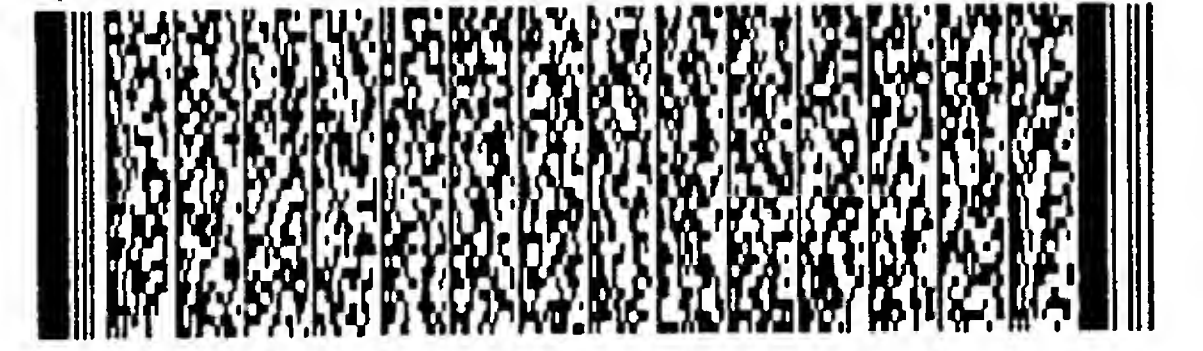
第 15/36 頁



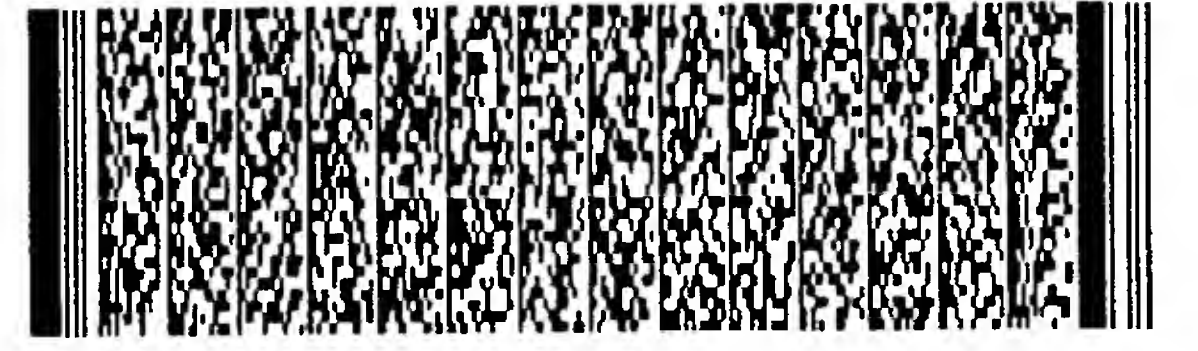
第 15/36 頁



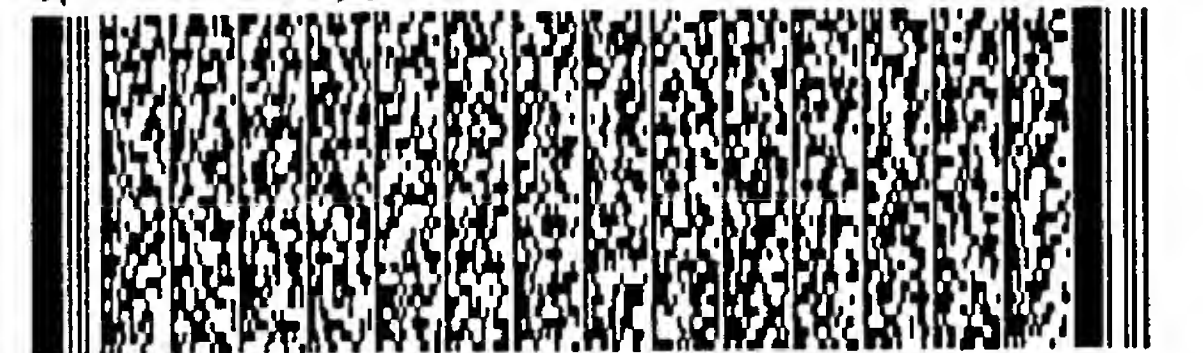
第 16/36 頁



第 16/36 頁



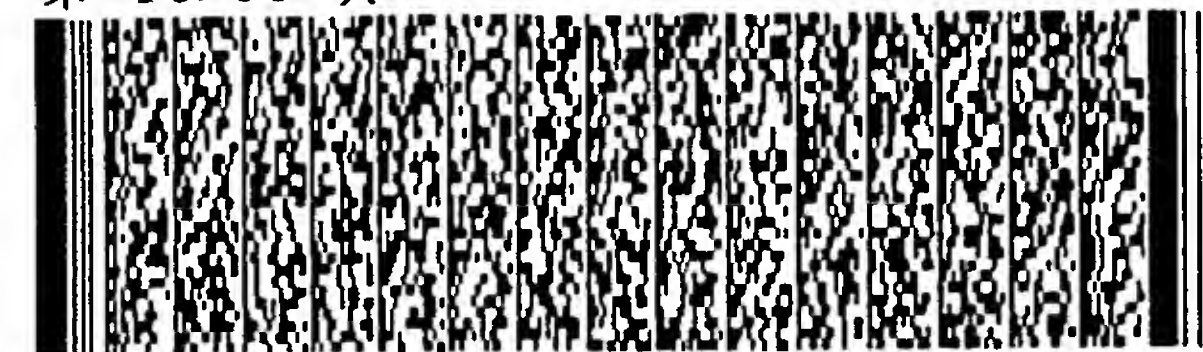
第 17/36 頁



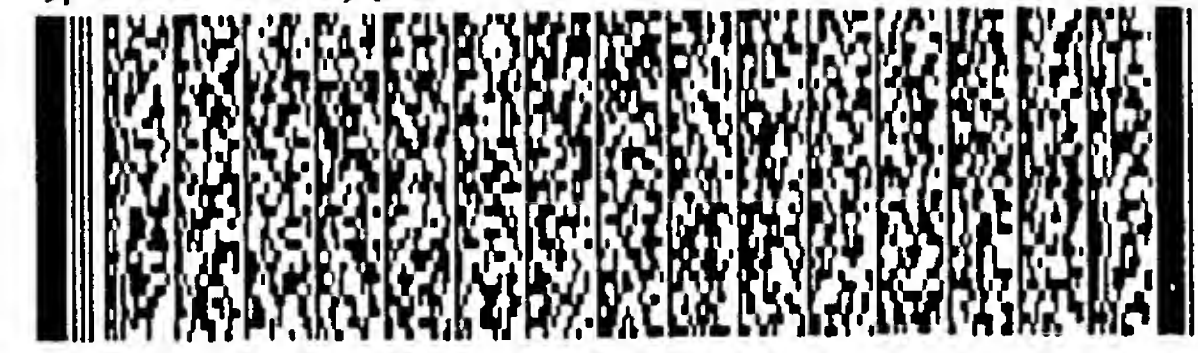
第 17/36 頁



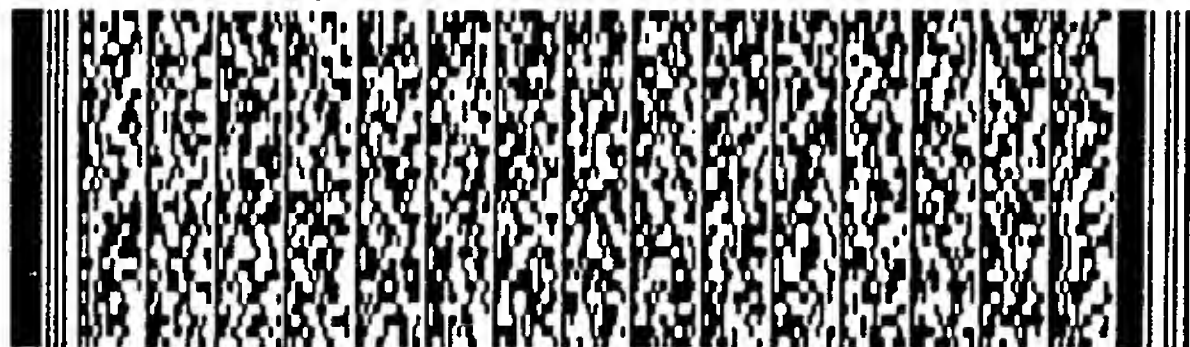
第 18/36 頁



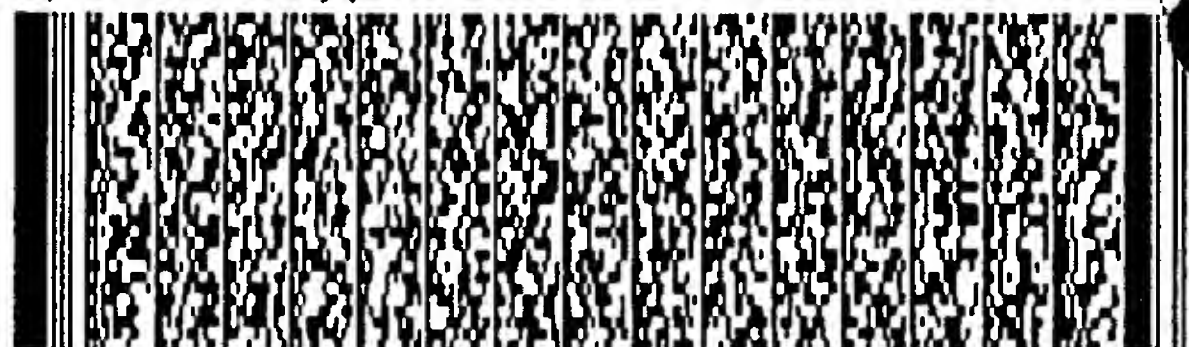
第 18/36 頁



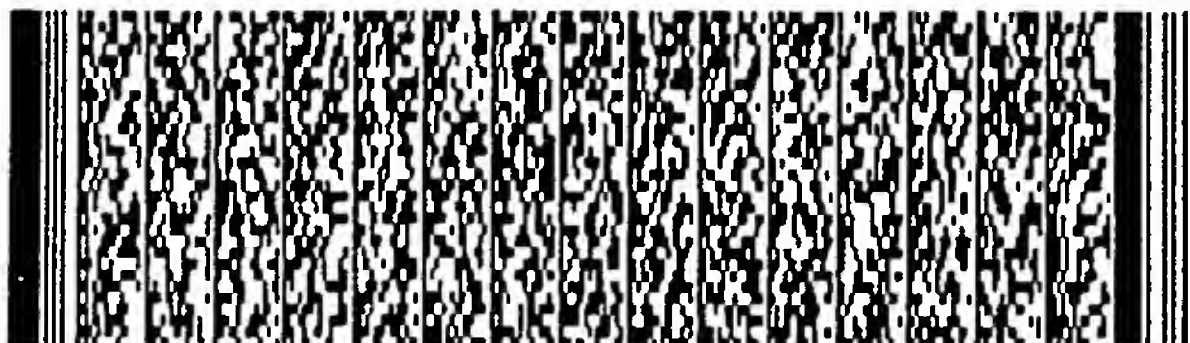
第 19/36 頁



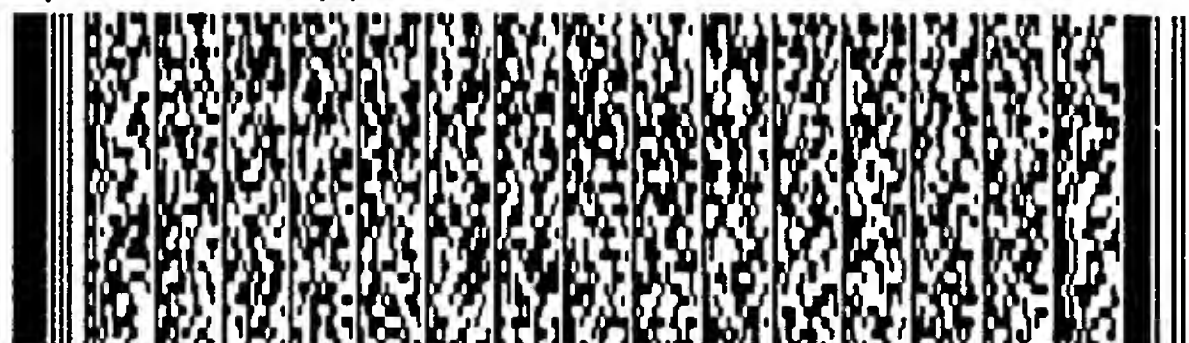
第 19/36 頁



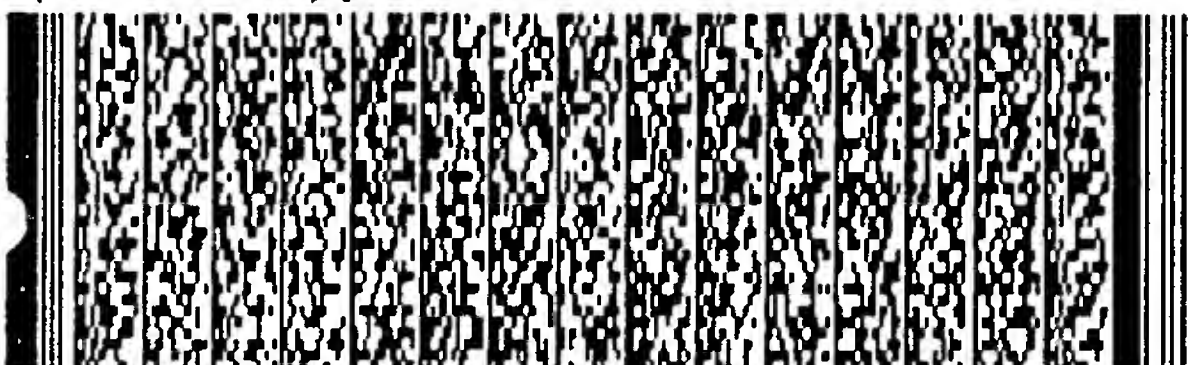
第 20/36 頁



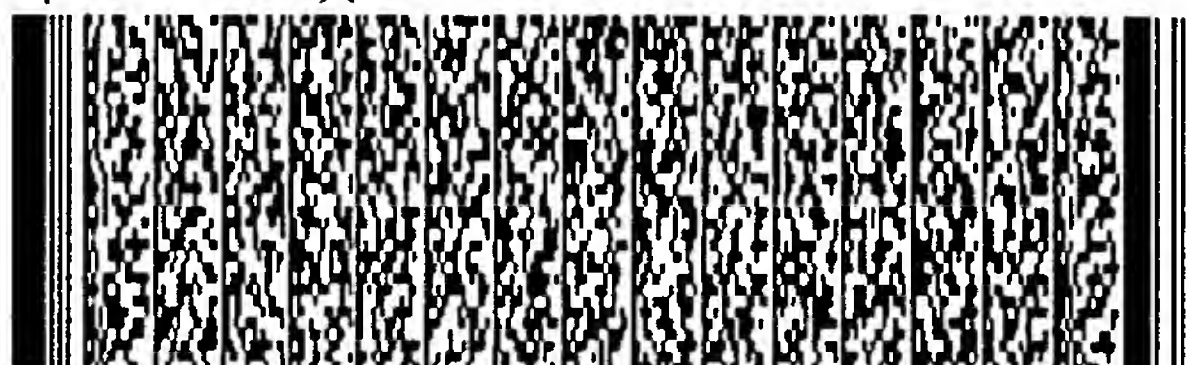
第 20/36 頁



第 21/36 頁



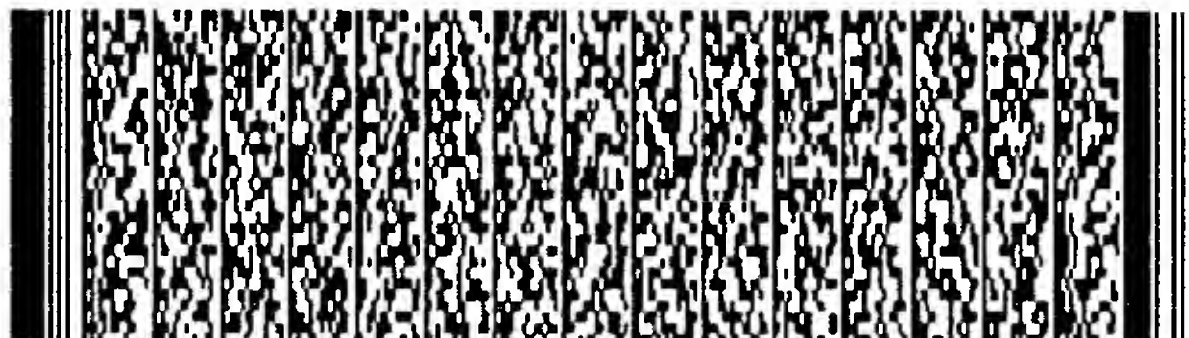
第 21/36 頁



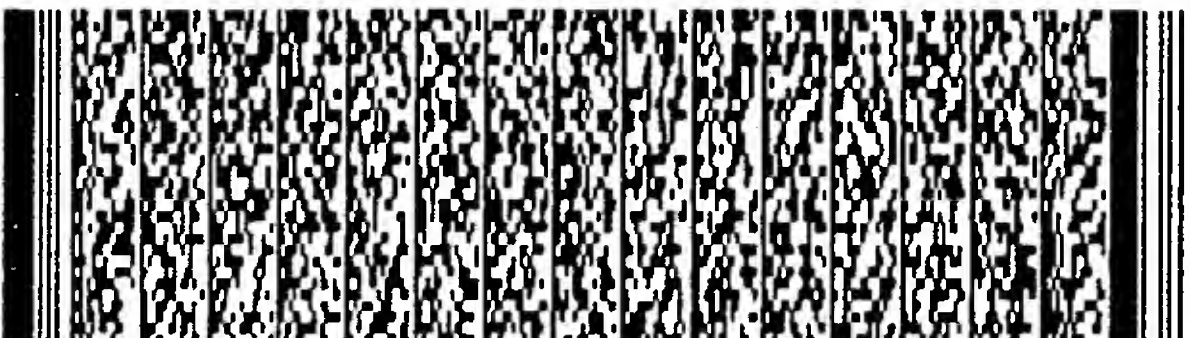
第 22/36 頁



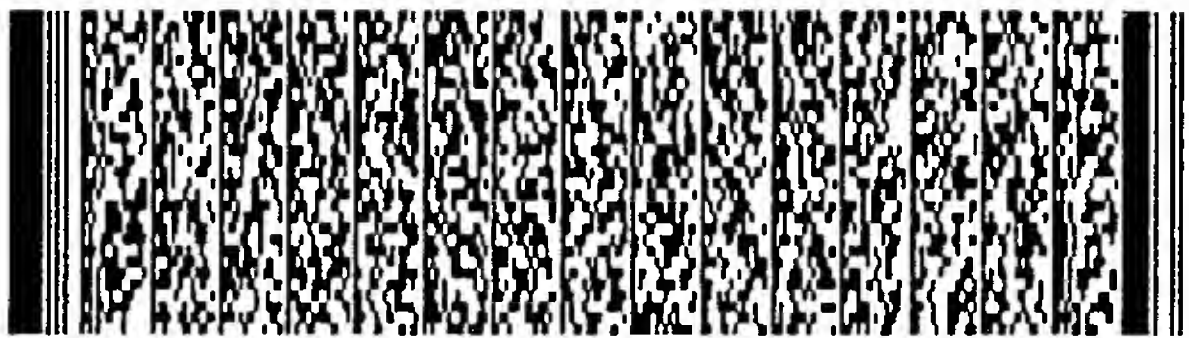
第 22/36 頁



第 23/36 頁



第 23/36 頁



第 24/36 頁



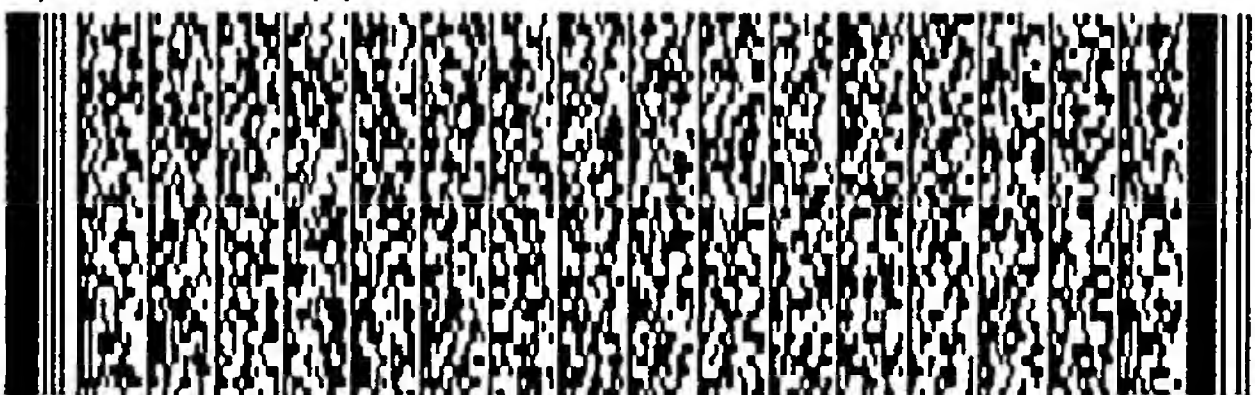
第 24/36 頁



第 25/36 頁



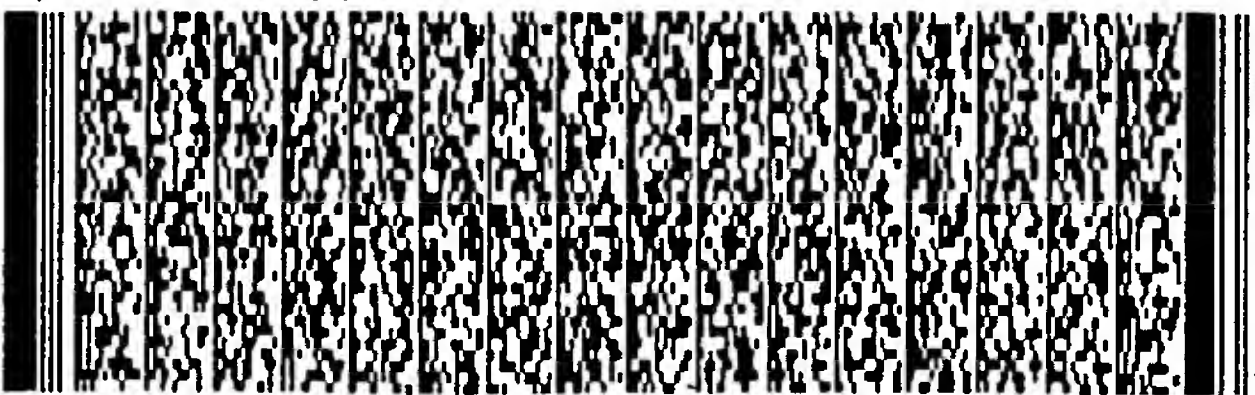
第 26/36 頁



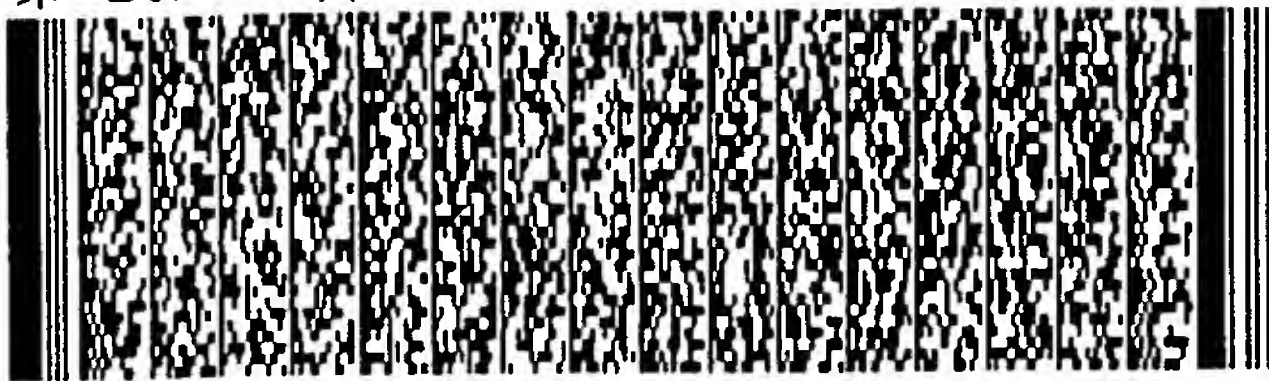
第 27/36 頁



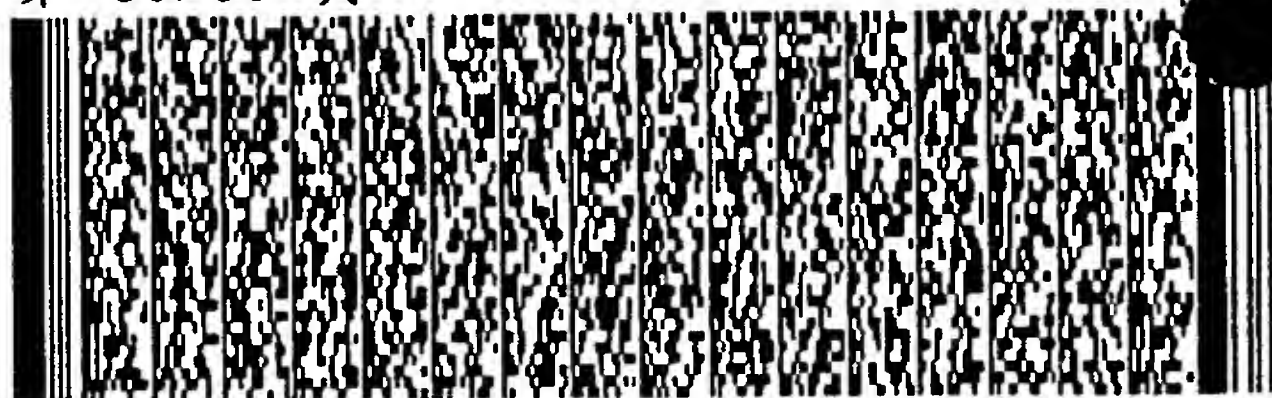
第 28/36 頁



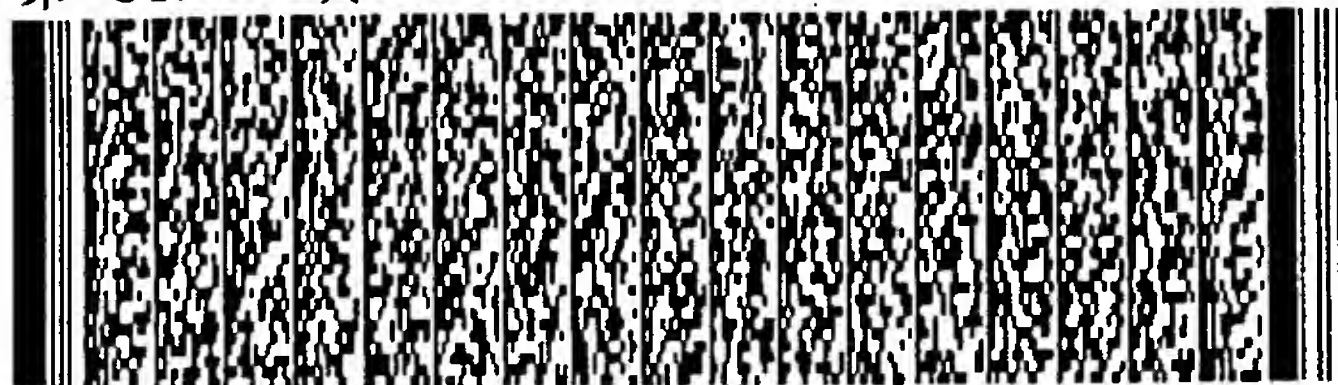
第 29/36 頁



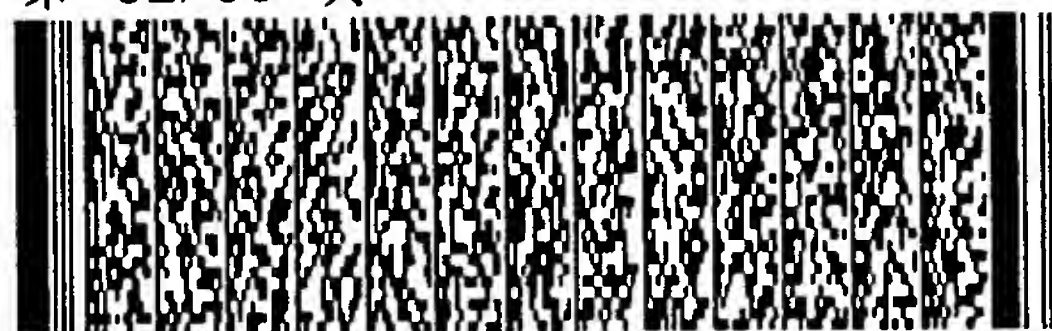
第 30/36 頁



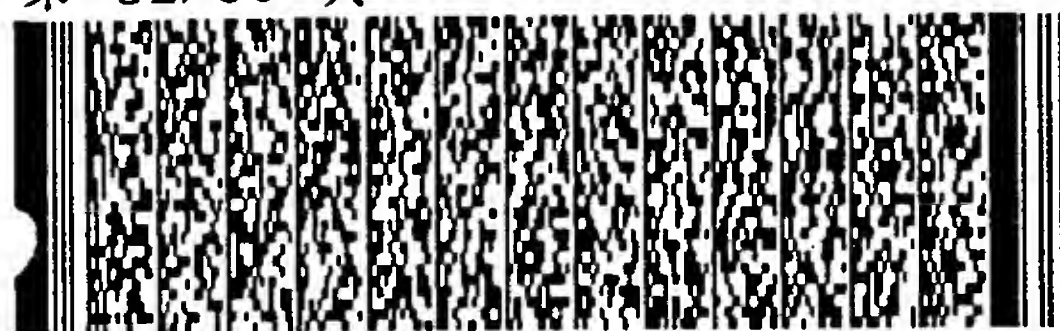
第 31/36 頁



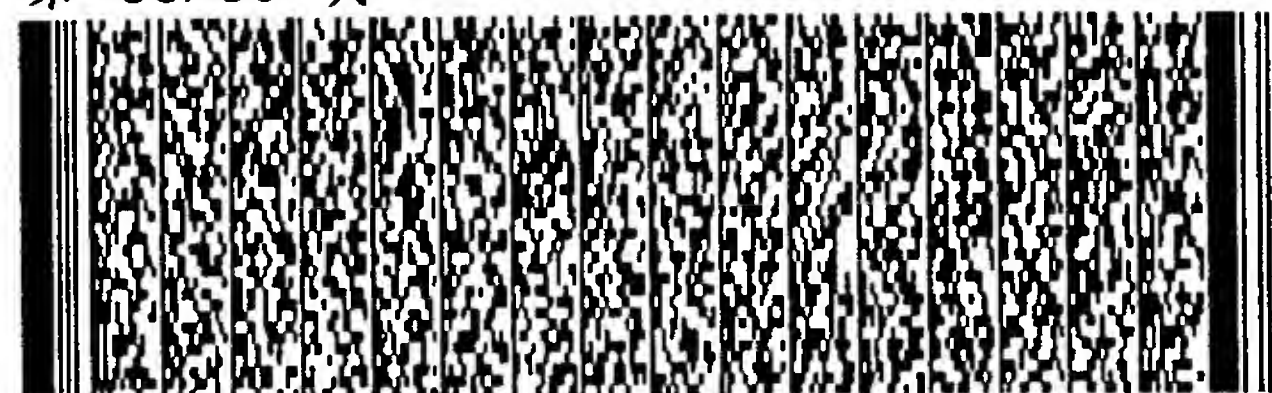
第 32/36 頁



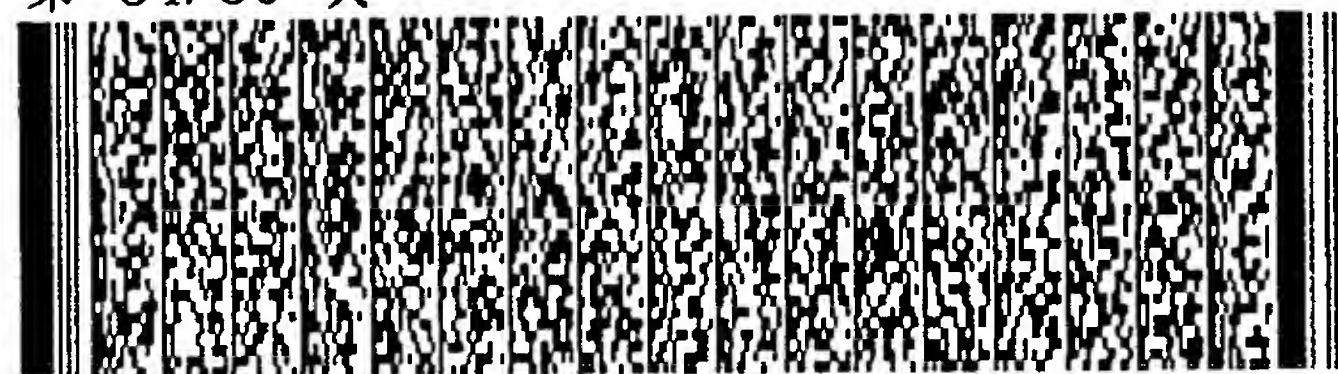
第 32/36 頁



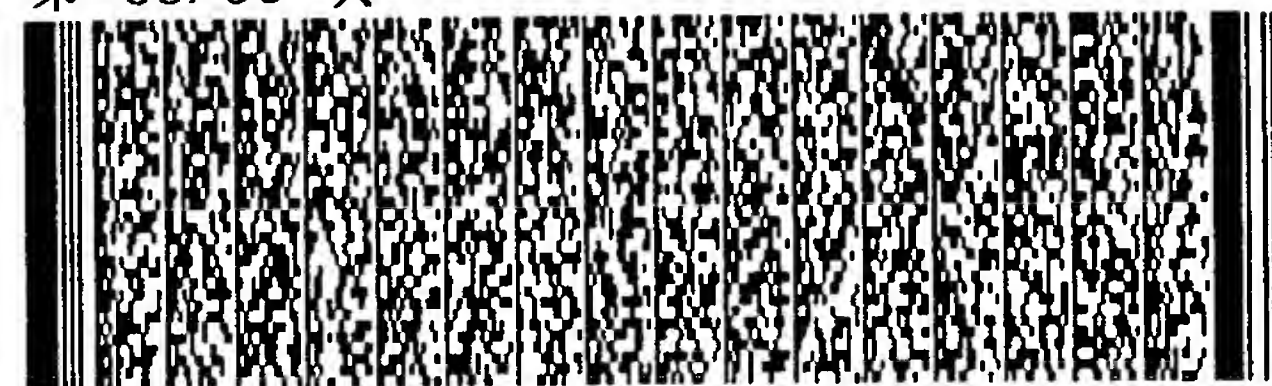
第 33/36 頁



第 34/36 頁



第 35/36 頁



第 36/36 頁

